

に接続され、接続された端末に到達してメッセージの送達を行うための送信用チャネルを形成しており、前記チャネルそれぞれのための受け取り手段及び送信手段を個別に備えている、複数の電子スイッチング手段と。

前記スイッチング手段のそれぞれに付随され、前記スイッチング手段の間でメッセージの送達を行うための複数の接続部と、ソース装置から前記スイッチング手段の一つに到達しているメッセージと、このメッセージが指定する目的端末に接続されている電子スイッチング手段に伝達するように前記接続部の割り当てを行う、前記スイッチング手段の全てに接続されている中央スイッチング手段と。

選出部をチャネルペイロードとなっている送達の目的端装置を指定するメッセージ用のメッセージ情報をキューリング処理するためのファースト・イン・フースト、アクト・キュー、および前記キュー状態をもつた選出部チャネルがペイロードではなくなつた時に、前記キューから既に古いメッセージ情報を後出するための手段とを有することを特徴とするコンピュータ相互結合用カプラ。

前記の範囲第4項に記載のコンピュータ相互結合用カプラにおいて、前記メッセージ情報のキューリング処理に応じて、メッセージが既出のチャネルの送達手段を削除して、このチャネルのデータ端装置へフローリスト配達をもつて、この装置からメッセージが既送達されることを禁止するための手段を有することを特徴とするコンピュータ相互結合用カプラ。

請求の範囲第5項に記載のコンピュータ相互結合用カプラにおいて、前記メッセージ情報のキューリング処理に応じて、メッセージが既出のチャネルの送達手段を削除して、この装置からメッセージが既送達されることを禁止することを特徴とするコンピュータ相互結合用カプラ。

前記種類がキューの先頭に視認された時に、前記フロー制御信号によつて禁止されたデータ処理装置からのメッセージの再送達を可能とするための手段を有していることを特徴とするコンピュータ相互結合用カプラ。

7. 前記の範囲第5項に記載のコンピュータ相互結合用カプラにおいて、前記メッセージを再送達するためのメッセージ発生部の装置への信号発生に引抜く予め設定した時間間隔の終了時前記キューからメッセージ情報を削除するためのキュー・タイムを有することを特徴とするコンピュータ相互結合用カプラ。

8. 前記の範囲第5項に記載のコンピュータ相互結合用カプラにおいて、前記送達手段は、前記フロー制御信号内にメッセージ名挿入して、このフロー制御信号を受け取ったデータ処理装置がこの装置から出力されるメッセージの再送達が許可されている間に、メッセージを受け取ることができるようになる手段を備えていることを特徴とするコンピュータ相互結合用カプラ。

9. 前記の範囲第5項に記載のコンピュータ相互結合用カプラにおいて、前記中央スイッチング装置は、メッセージ情報を前記キューの先頭に出現することに応答して、前記メッセージの発生部のデータ処理装置へのフロー制御信号の送達を許可するための手段を備えていることを特徴とするコンピュータ相互結合用カプラ。

10. 前記の範囲第5項に記載のコンピュータ相互結合用カプラにおいて、前記受け取り手段は、各メッセージ内のリース・アドレス・データに応答して、メッセージの発生部、このメッセージを伝達する手段を備えていることを特徴とするコンピュータ相互結合用カプラ。

されるデータ処理装置からのものであることを特徴とするための手段を有していることを特徴とするコンピュータ相互結合用カプラ。

11. 前記の範囲第1項に記載のコンピュータ相互結合用カプラにおいて、前記送達手段は、各メッセージ内の属性のアドレス・データに応答して、メッセージがこのメッセージを伝達する手段を備えているチャネルに接続されているデータ処理装置へ送達する前に、その目標とするチャネルに到達していることを確認するための手段を備えていることを特徴とするコンピュータ相互結合用カプラ。

12. それがが送達用ポートを有している多集データ処理装置間でメッセージの伝達を行うためのコンピュータ相互結合用カプラにおいて。

それがが前記データ処理装置のうちの一つの送信用ポートに接続され、接続された端末に対してメッセージの送達を行うための接続用チャネルを形成しており、前記チャネルそれぞれのための受け取り手段および送信手段を個別に備えている、複数の電子スイッチング手段と。

前記スイッチング手段間でメッセージの伝達を行うために、前記スイッチ手段のそれぞれに付随された複数の接続部と、ソース装置から前記スイッチング手段の一つに到達しているメッセージと、このメッセージが指定する目的端装置に接続されているスイッチング手段に伝達するように前記接続部の割り当てを行う、前記スイッチング手段の全てに接続されている中央スイッチング手段と。

それががそれぞれの状態を表すステータス・コードを発生する手段を備えている多集端装置と。

多集端装置位置をモーリングし、存在する接続装置からのステータス・コードを読み取るための手段を備えている診断プロセッサと。

有することを特徴とするコンピュータ相互結合用カプラ。

13. それがが送達用ポートを有している多集データ処理装置間でメッセージの伝達を行うためのコンピュータ相互結合用カプラにおいて。

それがが前記データ処理装置のうちの一つの送信用ポートに接続され、接続された端末に対してメッセージの送達を行うための接続用チャネルを形成しており、前記チャネルそれぞれのための受け取り手段および送信手段を個別に備えている、複数の電子スイッチング手段と。

前記スイッチング手段間でメッセージの伝達を行うために、前記スイッチ手段のそれぞれに付随された複数の接続部と。

ソース装置から前記スイッチング手段の一つに到達しているメッセージと、このメッセージが指定する目的端装置に接続されているスイッチング手段に伝達するように前記接続部の割り当てを行う、前記スイッチング手段の全てに接続されている中央スイッチ手段とを有し、前記スイッチング手段および前記中央スイッチ手段が複数の端末を有するための不確実性モモリ手段を備えた回路基板を有しており。

さらに、次回回路基板を複数の端末を有するための不確実性モモリ手段を有する回路基板を有しており。

さらに、次回回路基板を複数の端末を有するための不確実性モモリ手段を有する回路基板を有しており。

- メッセージの登録とする目的地を確定するアドレス・データを含むメッセージを、各データ処理装置のポートからそれぞれの通信用チャネルを介して、このデータ処理装置の受け取り手段および伝送手段を備えた各電子スイッチング手段へ伝送する工程と。
- メッセージ内で指定される目的地のデータ処理装置用の電子スイッチング手段の伝送手段に対する、受け取り手段に到達した各メッセージの伝送用接続部を開放する工程と。
- 選択された接続部を、メッセージが発生元の装置のスイッチング手段および目的地装置に伝送する工程と。
- 各メッセージを、メッセージが発生元の装置のスイッチング手段から選択された接続部を介して、目的地装置の伝送手段へ伝送し、さらにこの目的地装置に伝送する工程と。
- 接続部の選択が終わるのを待機している受け取り手段に到達しているメッセージの先頭部分を一時的に記憶する工程とからなる多端子データ伝送装置のメッセージ伝送方法。
15. 前述の範囲第1～4項に記載の方法において、通信用チャネルがビジャーとなっている目的地装置を指定するメッセージのメッセージ情報を一時的に記憶する工程を含むことを特徴とするメッセージ伝送方法。
16. 前述の範囲第1～4項に記載の方法において、指定された装置から受け取ったメッセージの一連の各目的地情報を記憶し、前記各装置から受け取った各メッセージ内で表示された指定された目的地を、前記各アドレスを比較して、前記一連の各目的地内に含まれていないメッセージの伝送用接続部を選択する工程を含むことを特徴とするメッセージ伝送方法。
17. 前述の範囲第1～4項に記載の方法において、通信用チャネル
- がビジャーとなっている各目的地装置を指定するメッセージのメッセージ情報をキューイング処理し、前記ビジャー状態の通信用チャネルがビジャーなくなってきたときは、前記キューから最も古いメッセージ情報を検索する工程を含むことを特徴とするメッセージ伝送方法。
18. 前述の範囲第1～4項に記載の方法において、フロー制御信号を、行列化されたメッセージ情報を生産するデータ処理装置へ送り、この装置からのメッセージの再送を禁止する工程を含むことを特徴とするメッセージ伝送方法。
19. 前述の範囲第1～4項に記載の方法において、行列化されたメッセージ情報をデータ処理用チャネルがビジャーではなくなり、前記アドレス別接続部によって禁止されていたデータ処理装置からのメッセージの再送を可能にする工程を含むことを特徴とするメッセージ伝送方法。
20. 前述の範囲第1～4項に記載の方法において、メッセージの再送を行われるためにメッセージ発生元の装置への待機発生を引き下げるため既定された時間間隔の待機時間に、前記チャネルのメッセージ情報を指揮する工程を含むことを特徴とするメッセージ伝送方法。
21. 前述の範囲第1～4項に記載の方法において、前記フロー制御信号にメッセージを挿入して、このフロー制御信号を先に挿入するデータ処理装置が、この装置から選択するメッセージの再送が禁止されている間に、メッセージを受け取ることが可視となるようにする工程を含むことを特徴とするメッセージ伝送方法。
22. 前述の範囲第1～4項に記載の方法において、行列化されたメ

- ッセージ情報を元であるデータ処理装置に対する前記フロー制御信号の传送を、このメッセージ情報をキューの先頭に挿入した際に停止する工程を含むことを特徴とするメッセージ伝送方法。
23. 前述の範囲第1～4項に記載の方法において、受け取り手段に到達するメッセージが、このメッセージが伝送されたため接続部が開放されたときにこの受け取り手段が開放されると指定されるデータ処理装置からのものであることを検査する工程を含むことを特徴とするメッセージ伝送方法。
24. 前述の範囲第1～4項に記載の方法において、メッセージが目標とする目的地の伝送手段に到達したことを、このメッセージが受け取り手段に到達するまで選択されたデータ処理装置に伝送される前に選択する工程を含むことを特徴とするメッセージ伝送方法。
25. それそれが選択用ポートを介して各多端子データ処理装置間でメッセージの伝送を行う方法において、
- メッセージの選択とする目的地を特定するアドレス・データを含むメッセージを、各データ処理装置のポートからそれぞれの通信用チャネルを介して、このデータ処理装置用の受け取り手段および伝送手段を備えた各電子スイッチング手段へ伝送する工程と。
- メッセージ内で指定される目的地のデータ処理装置用の電子スイッチング手段の伝送手段に対する、受け取り手段に到達した各メッセージの伝送用接続部を選択する工程と。
- 選択された接続部を、メッセージ発生元の装置のスイッチング手段および目的地装置に接続する工程と。
- 各メッセージを、メッセージ発生元の装置のスイッチング手段から、既定した接続部を介して、目的地装置用の伝送手段へ伝送し、さらにこの目的地装置に伝送する工程と。
- 前記電子スイッチング手段のうちあるものを含み次第のある四端子装置が他のために取り外されるままで、この四端子装置が不使用のノミリに絶縁情報を蓄積する工程と。
27. それぞれのアドレスを有する複数のデータ処理装置との間の通信を行なうデータ処理装置の動作方法において、

- メッセージの伝送を行う方法において、
既設となるメッセージの目的地であるデータ伝送装置を特定するアドレス、データを含むメッセージを、前記データ伝送装置から発送させる工段と、
指定されたデータ伝送装置によって発生したメッセージ用の一連の再送方法を記録する工段と、
前記指定装置が発送したメッセージ内で実際に特定される目的地を前記着者側アドレスと比較する工程と、
特定された目的地が前記有目的地の組の中に含まれるものであるときにのみ、前記指定装置から受け取ったメッセージを特定された目的地に伝送する工段と、
を有する多段データ伝送装置のメッセージ伝送方法。
42. 外部通用ポートをそれぞれ有する多段データ伝送装置間でメッセージの伝送を行なう方法において、
目標となるメッセージの目的地であるデータ伝送装置を特定するアドレス、データを含むメッセージを、前記データ伝送装置から発送させる工段と、
既ちには目標とする目的地へ向けて伝送することができないメッセージのメッセージ情報をキューイング処理する工段と、
フロー制御信号をメッセージ発送元の端末に伝送して、この端末から行なわれたメッセージの再送を止める工段と、
メッセージがキューの先頭に到達し、このメッセージを目標とする目的地に伝送可能となったときに、前記フロー制御信号の発送を停止して、メッセージ発送元の装置から行なわれたメッセージを再送を可能とする工段と、
を有する多段データ伝送装置間のメッセージ伝送方法。
43. 諸の開示第4-2項に記載の方法において、メッセージを前記

フロー制御信号内に挿入して、このフロー制御信号を受け取るデータ伝送装置が、この装置から出力されるメッセージの再送が禁止されている間に、メッセージの受け取りが可能となるようにする工程を含むことを特徴とする多段データ伝送装置のメッセージ伝送方法。

発音(内容に変更なし)

明 確 な

データ伝送装置クラスターに使用する
コンピュータ機互換構成アプロ

(技術分野)

本発明は、一般的にコンピュータシステムの組合せの分野に属するものであり、さらには、コンピュータシステム内の各機のデータ伝送装置間でのデータ、パケットの伝送に関するものである。特に、本発明は、各種のデータ伝送装置間でのデータ交換を実現するためのコンピュータ相互接続構成をアプロダクションされたデータ・パケットの伝送を構成するためのコンピュータ相互接続構成に関するものである。

(背景技術)

従来のデジタル・コンピュータ・システムは少なくともメモリ、入出力装置、及びデータ・ブロッキングを備えている。メモリは、アドレスと記録位置間に情報を格納する。この情報としては、コンソールおよびレスポンスを含む、データ処理のためのデータが上げら場合がある。データ・ブロッキッタは、メモリに対して情報の転送を行い、人為した情報をデータあるいは命令として記録し、また命令に従ってデータ処理を行なう。入出力装置も、入力されたデータを格納し、出力された処理データを格納するために、メモリと接続されている。

典型的な小形のコンピュータ・システムは、中央処理ユニット、メモリ、入出力ユニットおよび電源を備えている。これらキーピン内に一括に取付けられている。このキーピンネットはフレームの中に形成されており、このフレームには、中央処理ユニット、メモリおよび入出力ユニット等のプリント基板を差し入れる部分に記載されたスロットを形成しているラック、すなわち「カーフ・ケージ」が構成されている。密閉装置の内蔵場には、

カーフ・ケージの「背面」上の接続部に結合する端子が配置されている。この「背面」には、複数の配線端子の集合体であるバスが記載されており、これらのバスは、基板間を物理結合し、基板を電源に接続し、入出力ユニットを多数の入出力ポートに接続している。これらのバスによって、アドレスおよびデータ、コントロールおよび各種信号が伝達され、また電力供給および液体が行われる。典型的な入出力ポートは、シリアル出力用のポートを備えており、またロッピ・ディスク・ドライブ、チープ・ドライブ、高速プリントあるいはハード・ディスク、ドライブ等の、高入力出力端子あるいは大容量メモリ用のポートを少なくとも一つは備えている。

因縁技術の進歩によって、各メモリあるいは入出力装置に対しして専用接続する附加データ・ブロッキッタが実用化されようになっている。この結果、実現的な中央処理ユニット用のキーピンネット内においては、複数計算用の第1のデータ・ブロッキッタおよび中央メモリ用の第2のデータ・ブロッキッタが記載される場合があり、例えば、メモリの一側で入出力データのデータ・チャンネルあるいはバッファリングを行なう一方で、メモリの他の部分で計算計算が行われる。また、キーピンネットの外側にある中央処理装置用の入出力装置あるいは大容量メモリ装置では、データのバッファリング用およびセントラル・ブロッキッタからの高レベルのコマンドに応答して、装置を制御するためを使用するデータ伝送ユニットを少なくとも1つは備えているのが一般的である。

近年においては、計算能力およびデータ記憶能力として、装置の中央処理ユニットによって実現される能力以上の能力が要求されるようになってきている。大規模シミュレーション等の専用用途に対しても、アドレス、データおよびコントロールのバスによ

特表2-501791(6)

って結合された多段のセントラル・プロセッサおよびメモリを備えた大形コンピュータによってのみこのような要求が実現されるに困らざる。しかし、一般的な用途に対しては、堅牢な場所に多段の一般的な中央処理ユニット、入出力装置および大量のメモリ装置が配置され、これらが直に設置されて動作できるようになつてゐるコンピュータ・ネットワークを構成することの方がより簡便的である。中央処理ユニットはそれだけに以上の大量のメモリ、スルットを分け合つて、英語のデータ・ベースに対するアクセスおよびその更新を行うことが一般的である。

ネットワーク内でのデータ伝送装置間の連絡に使用可能な情報伝送装置は数多くあるが、代表的な方法は、多段の要求装置を相互接続している連接リース(すなわち、チャネルあるいはバス)を分け合つて使用するものである。一般的に言って、チャネル型バスを介しての二つの装置間の伝送には、その中のステップが必要である。この理由は、各装置は同時に伝送を行う能力があるからである。家1のステップでは、既定インシケバルの隙にバス・コントロールを取得するためのニットを要する。次のステップでは、バスを介しての情報伝送を行なうためにユニットを開放する。バス・コントロールの取得のためには、バス・アクセスを要求している装置のうちの特定のものを選択するための調整動作が必要である。この操作を行なうのは二つの他の方法が用いられている。一つは「集中型」操作であり、もう一つは「分散型」操作である。集中型操作においては、单一の装置が既定装置あるいは装置がバス・アクセスの要求全てを受け取り、ある時点で要求を出している装置のうちの何れのものに対して最も高い優先度を付与して、バスの使用を許可するかを決定する。一旦、そのような装置が選択されると、バスの制御が可能となる。伝送が有効となる。これ

道徳プロトコルが与えられてきている。

選択された装置にあらデータ伝送装置を結合する多段バスを介して並列に高速でデータ伝送を行うことは、伝送速度に変動があるために、ほとんど実用的ではない。また、高速な同期操作を行う装置があるために、ノン・リターン・ソル・ギガのチャネル型バスでデータを伝送することは変更しきれない。一本あるいは多本のシリアル・データの流れに、シグナル・リセットしたデータ・マットあるいはセルフ・クリッキング・フレームによって区切ることを望ましい。望ましいフォーマットは、マンチスクタ・エコード・メンディングであり、これはチャネルの実現許容価4,592,072ビットを超過するおよびチャネルアートによる実現許容価4,590,572ビットに既に記載されており、これらの内容は本明細書に嵌合して記載されている。マンチスクタ・エコード・メンディングは通常および低速成形分割であるという利点もあるが、この結果、エコードされた伝送装置間に单一のアイソレーション・トランシスフォーマを通過することになら。

シリアル・データ・ベースを有するコンピュータ・ネットワークにおいては、複数のデータ伝送を行なうことが特に必要である。このような場合、データ・ベースの選択中ににおけるどのような制約がある、発生するおそれのあるエラーを訂正するため、更新セントラル・プロセッサによって検出される必要があり、またこのような制約とは、他のセントラル・プロセッサが一部変更されても使用されないデータを以後使用するとの違いによつて、ノン・リセットによって検出される必要がある。

具体的な実用データ伝送を行なうための装置はアトコロジル、シートレッカ等による米国特許第4,560,985号公報に開示されており、この内容は会員としてここに組み込まれる。図説は、各データ

に対して、分散形順序において、バスに接続されている各ユニットには専用の優先順位が割り込まれ、各ユニットは個別に、バス・コントローラへ接続しない場合には、それぞれがバス・コントロールを取得するためには充分な優先順位を有しているのが必要と判別する。優先順位の高いユニットが同時にバスへのアクセスを要求している場合には、それよりも低い優先順位の装置は、自身が最も高い優先順位を有する要求権となるときまで待機する必要がある。

分散形順序は、「クリッショ・ディテクション」を備えた拡張版細部規格マスクス」(CSMA/CD)として知られており、同様ケーブルの单一のネット・シグナル・ラインを介しての多段の装置による連絡を可能にする。各装置は、チャネルをモニタすると共に、二台の装置が同時に転送を行なっているときを示すための信号を渡している。転送を行なっている装置が、時間と共に別の装置が転送を行なっていることを示すためには、双方の装置は転送動作を中止する。しかる後には、双方の装置はチャネルがクリアされた後に転送を再開する。

従来の同様ケーブルによるシリアル・データ伝送ネットワークは「イーサ・ネット」として知られている。このイーサ・ネットは、最高1メガビット/秒で動作し、ネットワーク・セグメント上において最大1,023のアドレス可能な装置を接続できる。このイーサ・ネットは、非常に多段のタイミング・エッジを中央処理ユニットにリンクする場合に特に有用である。

個別のデータ処理装置において、シリアル・データを介して高速で情報伝送を行う場合には、高速並列化、アイソレーション、および高効率のデータ伝送といった別の要求を処理する必要がある。これらの要求を満足するためには、別仕様のハードウェアおよび

既製版シリアル・データチャネル上では近似しいアクセスの機能を得るために、回線端、すなわち「円形ロセン」に書き飛行することが望ましい。チャネル上にキーリヤが存在しないことは、データ処理装置がアクセスを取得しようと試みたことを示している。誤接グライムは、一定の期間内にキーリヤが不作応答となるか、または既に既に失敗したことを示す。データ・パケットの破損あるいは他の仕様エラーは、周囲的又は装置チャネル等のミラーレイ出コードによって検出される。

データ処理装置が正直にデータ・パケットを受け取った場合には、アクリオジメント・コードを振り返し伝送することによつて、そのパケットを受け取ったことを各装置に通知する。データ・パケットが既に取られると、接続された各には、ボリティ・アクリオジメント・コード(ACX)が開示される。接続パケットが既に受け取られたものの、処理することが出来なかつた時に、ネガティブ・アクリオジメント・コード(NAC)が開示される。異常な場合には、このネガティブ・アクリオジメント・コードは受け取られたデータ・パケットが利用出来ないために処理できず、戻って、受け取られたデータが既に開示されたことを示している。

アクリオジメント・コードの伝送を行うための回線は不要である。それは、受け取られたデータ・パケットのキーリヤが既接チャネルから既に受け取られるごとにこのコードは既に開示されるからである。アクリオジメント・コードの伝送は一定の期間内に終了しなければならない。この一定の期間の終了後には、他のデータ処理装置が選択操作および別個のデータ・パケットの伝送を開始する可能性がある。

データ処理装置が、データ・パケットの伝送後際にアクリ

ジメント・コードを受け取らなかった場合には、再送信を手配定めた送達まで延滞して試みる必要がある。同時に、セカンドチャネルアラートシステム・コードを受け取ったときには、それよりも西側分かれ丘陵地など再送信を試みる必要がある。デッドロックを打破するために、データ・パケットが再送信可能な場合には、再送信を試みる。データは同じアリーナ別名を必要がある。この別名別地名が「真」ならば、再送信が試みられる。この別名別地名が「偽」であるならば、データ処理装置は一定の遅延時間の間待機して、再送信操作を終了する。この遅延時間としては、4秒、データ処理装置の全てがチャネルをアクセスするために必要な遅延時間は絶対必要である。油圧すると、全てのデータ処理ユニットが再送信を試みようとしている場合には、再送信の後出又は両側に必要とする時間の後に、データ・パケットの送信およびアラートリッジメント・コードの再送信を行なうことを可能にするのがなければならない。

上記とは別の伝送チャネルが、溝渠における実有効性および高精度性を確保するために必要である。ストレッカからの米国特許第4,490,785号に開示されているように、全てのチャネルが得やすい可能性を有している場合に、ランダム化されたチャネルを行う必要がある。チャネル乱数のタスクは、別のチャネル間で分配使用されるランダム化コードベース実現によって実現する必要がある。

上述した造波装置を使用するデータ基盤装置を結合するためには、一概的には、装置のクラスター-モードにて、各装置用の別個のワインディングを有する中央に位置する二つの信号をランクスフォーマーに送信する。モランクスフォーマーによって、データ基盤装置を相互接続して、モランクアダプタが形成され、ランクスフォーマーが中央装置にあることによって、保護遮断が確実に勝手とさせ

れる。しかし、このよきようなシンボリックの記憶は通常何カ月で失われる。逆に恒久記憶が形成され、あるいはシグレット・カルカルのスルーベットに形成があることに起因して、持続性にある程度の問題がある。データ処理装置が中央ランダム・メモリに対して追加して追加して再結合された場合には、各セロセリに比例してその伝送ペンドルムのシェアが爆滅くなってしまう。よって、データ処理ユニットを追加して再結合するためには、多數のチャネルを所持する開拓者が行われようとする別のチャネルを申請する必要がある。しかし、この場合、各データ処理ユニットに対しては、ポートがよりシグレット・カルカルを通過する必要がある。さらには、これらのポートおよびインターフェース回路は同一のものとすることはできない。これは、追加した手段は、伝送回路の専用のポートを直結し、ポートのうちの2種の特徴をもたらす力をデータを提供するためには必要とされるからである。このような配置は既に多くのシンボリック装置上に構成できること決して望ましいことではない。

〔発明の要旨〕
本発明の第1の目的是、接続性およびバンド幅が改善され、しかも既存のコンピュータ装置に対しても実質的な修正を施すことの必要性をしないで改善されたコンピュータ相互結合用カプラを実現することにある。

本施設の第2の目的は、相互通続された装置のクラスター構成を容易に変更できるようにならたこのような改善されたコンピュータの相互連合用カラグラフを実現することにある。本発明の最初の目的達成した目的は、冗長チャネルを備えたこのようなカラグラフを実現して、各冗長チャネルに対して記入のクラスター構成を確実に取扱せるようになることがある。

本発明の第3の目的は、コンピュータ装置を追加して相互結合

するための段階的に拡張できる機能を備えたこのような改善されたコンピュータ相互結合用カプラを実現することにある。

本発明の第4の目的は、内部欠陥が発生したときにデータ交換を停止し、この内部欠陥を診断して欠陥のある回路を分離すると共にこの回路を特定することの可能となった。このような改善されたコンピュータ構互換性カラマを実現することにある。

本発明の第5の目的は、欠陥のある遮断基板を新たなるあるいは改進した遮断基板と交換するのである。遮断後ただちに企画遮断枠に復帰でき、カプラーを解説して欠陥遮断基板の修理のための情報を検査する必要のないように、改修されたコンピュータ相互連絡会議用カプラーを形成することにある。

これらの目的およびその他の目的を達成するため、コンピュータ相互会員用ルアラは、多数の経済協定の各チャネルを相互接続するための複数の選択ジャンクタを有している。このコンピュータ

後に、約款キューには追加されていない各チャネルへのタスクは、
要求の命令リストを記録する。一旦、チャネルがビジ-状態でな
くなると、チャネルは一時的にキューの完結位置において、最も
古い要求を満足するために保持される。完結位置メッセージがルー
ト指定された時に、あるいは手動で設定した時計が発生した時まで
このキューの先頭位置の要求はキューから除去される。

目的のチャネルを用意可能となり、楽しくなれていなかった先の状況が進行してしまうまでの段階は免らで。ルーター+ダイヤル接続で済ませられるメッセージの再送はを行うことによって負担を受けないように、「フリーコンソール」機能がソースチャネルデータ送信装置へ送達される。これによって、このソースチャネルからのキー要求がチャネル接続段階に現れた時に目的チャネルが自動的にソースチャネル用にリテープされるようになれば、通常的な認証が実現される。

直訴したチャネルへ依アセスを開始し、手め指定したチャネルから発生したメッセージが確認された際アセスをチャネルにアセスを手めにするとするに、相互通信アカウントは、手めに指定したソース、チャネルおよびそれぞの組の目的チャネルを操作する。チャネルチャネルアンドレッドは、アセスを手めからなるメッセージのルートルーティングは、ソース、チャネルが「なくともこれらの道のソース、チャネル内に含まれるものであつて、アンドレッドはたてた任務チャネルが対する目的チャネルを含められてものである場合にのみ、可認である。このボートルームは、「バーチュアル・スター、カーライン」によって、不正確にアンドレッド受けたメッセージあるいは許可されてないメッセージの伝送が禁止され、これによ、モダーナバーチャルの一体性、筋道および性能が向上する。

コンピュータ相互結合用カブアの仕様性の大枠の改善を、一対のカブアを配置することによって達成される。これららのカブアは、標準にリンクされて、バーチャル・スター、カブアの組合せ一致した定義情報を保有し、またシステム内に相互結合されたデータ処理装置において発生し得る障害についての監視情報が互いに配分される。システムの特徴性は、各カブアに監視能力を付与することによってさらには改善される。これによって、内部欠陥が監視され得ることになる。構造の複雑は容易でなく、再監視されらるままでに複数の冗長が通常に修理される確率を高めるために、欠陥回路に対する内部の監視情報が、欠陥回路の回路基板上の不確実性モデルに記録される。この結果、この構造は失却回路と共に修理接続に実際には適用されることになる。

本発明の目的および特徴は、以下に詳説する説明を読み、添付図面を参考することによって明らかとなる。

(図面の簡単な説明)

第1図は、従来形式の多形のデータ処理装置を相互結合するための本発明の構造の実際の実現図である。

第2図は、どのようにしてメッセージがジャンクタを介してソース、チャネルから目的のチャネルに対してルート指定されるかを示すと共に、目的のためのどのようにして内部メッセージがジャンクタを介してルート指定されるかを示す概略図である。

第3図は、実際例の前段を好適に回路基板上に配置する方法およびシェア型バスによる相互基板の相互結合を示す概略図である。

第4図は、ソース、チャネルからのメッセージを目的チャネルにルート指定するために使用するコントロール・バス、および診断プロセッサとメッセージのルート指定を行う装置との結合

る。

第14図は、メッセージ・シンクロナイザおよびレシーバ、コントロール、ロック用のタイトル・カウンタの概略図である。

第15図は、メッセージのルートを指定するルート・セレバ・コントロール・ロック用の概略図である。

第16図は、メッセージ、キューリング尾のレシーバおよびトランシスティッタ、ロジックの概略図である。

第17図は、ファースト・イン・ファースト・アウト・バッファ用およびスイッチ、マトリックスのインサート・フェースの接続回路の概略図である。

第18図は、スイッチ、マトリックス用および可変接続用の修理接続の構造図であり、上記の信号は、トランシスティッタおよびレシーバに対してジャンクタが割り当てられたか否かを検査すると同時に、割り当てられたジャンクタのダイレクティフィケーション番号を示す。

第19図は、レシーバをジャンクタに接続するための許可なスイッチング回路の概略図である。

第20図は、ジャンクタをトランシスティッタに接続するための許可な接続の概略図である。

第21図は、ジャンクタのリザーバおよびドロップ用のサービス要求を発生するレシーバ・ロジックの概略図である。

第22図は、レシーバへのジャンクタの前駆変更を検出するレシーバ・ロジックの概略図である。

第23図は、トランシスティッタ、コントロール、ロックの構造図である。

第24図は、メッセージルーティング、ジャンクタのリザーバおよびドロップ、メッセージのルーティング要求のキューバー

を示す概略プロック図である。

第25図は、発生元のポートから目的のポートへのメッセージのルーティングおよび目的のポートからのアクティベーション、コードの送達を示すタイミング図である。

第26図は、コントロール回路、コントロール信号、現在の修理状態および相互結合用カブアの様式を記憶するメモリ、および実動行状態を検出する各種のタイマを、より詳細に示す概略プロック図である。

第27図は、サービス要求が同一優先レベルにある場合における障害回路優先級選択法を示す概略図である。

第28図は、サービス要求が高い優先級の組と低い優先級の組とに分離され、各区内において発生した同時に両方を捕まえるために別個の構造が配備されていることを優先級選択法を実装化するための論理回路を示す概略図である。

第29図は、ブライオリティ・リング、エンコーダを示す構造図である。

第30図は、バーチャル・スター、カブアなどのようにして、一組の物理チャネルを伴うソルタ・タル回路として構成されるものを示す図である。

第31図は、最大5個のバーチャル・スター、カブアの構造情報を記憶し、特定のソース、チャネルから特定の目的チャネルへのメッセージのルート指定を可能とする信号を発生するメモリ・論理回路を示す。

第32図は、シンビューラー相互結合用カブアを介して伝送されるメッセージ用の特定なフォーマットの一例である。

第33図は、マンチエスター・デコードおよびキャリヤ検出ロジックを有するシリアル・パラレル・コンバータを示す概略図である。

イングおよびドロップ用のためのサービス要求を処理する中央スイッチ、ロジックの概略図である。

第34図は、中央スイッチ・ロジックで使用される要求ブライオリティ・デコードの概略図である。

第35図は、ルーティングの要求が可能であるか否かを判定する中央スイッチ・ロジックの概略図である。

第36図は、中央スイッチ・ロジックによって、ジャンクタのリザーバおよびドロップ用の要求を出すためのコンビネーション・ロジックの概略図である。

第37図は、中央スイッチ・ロジックによって、メッセージ、ルーティング要求のためのコンビネーション・ロジックの概略図である。

第38図は、メッセージをルーティングするための中央スイッチ・ロジックによって使用されるコンビネーション・ロジックの概略図である。

本発明は、多核にわたる変更や修正が可能であるが、特定の実現例を図示して以下に詳説を以て示す。しかしながら、本発明をここに限定する特徴の影響だけに限定するものではなく、本発明は、待合請求の範囲に規定する構造及び範囲内に含まれる全ての変更、付加物、そして変形を保護するものである。

第1図は、本発明の構成を示す構造を組み込んだコンピュータ相互結合用カブア（一般的にラミド表示）の接続構造を示すものである。高い柔軟性を有するためには、カブア一式は、例えば、光ファイバーリングを3つによって直に接続された2つの同一のカブア

—5.1と—5.2によって構成されている。リンク5.2は、カブラー5.1、5.2のいずれかによって受け取ったオペレータ要求に基づいて状況が変更できるときカブラー1～5及び6の構成が同一の状況に接続されるよう複数化する。カブラー5.1と5.2は、これらによつて複数接続された多数のデータ無線装置の並び及びこれららの構成不変についての情報が分担するためリンク5.3を使用することとなる。これららのデータ無線装置は、中央接続ユニット5.4、5.5、5.6、5.7、5.8と、端末データアライズ部5.1、5.2、5.3のためのサーバー5.9、5.8と、大量データ配信装置部5.6とディシメリオ5.4、6.5、6.6、6.7、6.8、5.8を含む。通常のケースでは、中央接続ユニット5.1ないし5.8は、通常データリンク7.6、7.7または低速データリンク7.2、7.3そして多数の専用データリンク7.4～7.5を介して接続される。
 (図示せず)及び用途に応じて複数の装置(図示せず)に接続リンク5.3で接続される。

コンピュータと直接会話ができる。1. では、データ整理装置を5-1と名づけたのを別に、例えばビデオカメラの映像を装置で見るようになる。さらに、カブリ-5と名づけは、システム内のいずれのデータ処理装置もまた、システム内部の他のいずれのデータ処理装置に、アドレスされデータパケットを送るようになる。その上、カブリ-5と名づけは、1つのデータ処理装置から他の処理装置へメッセージを送る上に構成又はプログラムすることができるが、それはデータードル装置装置及び行き先データ処理装置の各チャンネルがシステムに対して定められた少なくとも1つめの「依然データクーラー」に開通した所で定められたソースターミナルルート及び行先ターミナルルートを各与された場合においてのみである。従って、コンピュータ相互接

メッセージを送信するためには、それぞれのチャンネルには独自のチャンネル番号が指定される。

メッセージをルーティングするために、メッセージの最初の部

分がインターフェイス回路 8 から先端ロジック回路 8 4 に記述される。先端ロジック回路 8 はモードチャレンジを発生させ、もしこれが初期状態であると、既設のチャネルをもつ 1 つを既設チャネル回路 8 に指定される。この指定はより、スイッチチャネル 8 ツの各チャネルが同じ、そして先端ロジック回路 8 4 から選択のチャネル 8 に接続される。次に既に示されているように、例えば、先端ロジック回路 8 4 はスイッチチャネルを閉じることによってチャネル回路 8 4 に接続される。

マッキージャンのモルヒネアドリスされた待ち先チャネルにルーティング

シングするには、更に、その既定のジャンクタクを5回、行き先シナルで開通した送信ロジック93に接続される必要がある。このため、送信ロジック部52は、スイッチテリ1を含むスイッチマトリクス91によってジャンクタク5回に接続され、そのスイッチテリ1は、これが閉じると、ジャンクタク5回を送信ロジック92に接続する。スイッチテリラクス7、8回内にスイッチマトリクス91によって接続される結果は、ジャンクタク部48を通り送信される複数回応によってセッタされる。この複数回応は、送信ロジック部52によっても受けられ、リンガが開通されたことと、メッセージがジャンクタク8回の1つを通して送達されることを示す。メッセージを先送するなど、送信ロジック92は、メッセージをチャネルリンクアーフィス回路48に送り、送達ケーブル55を通り、アリゲーティングデバイスに接続する。メッセージを接続すると、アドレステッドしたデータ処理装置は、

既存アダプターは、あるデータ送信装置へのアクセスを制限し、ある方向のみのデータ転送を許可し、そして機密性の目的のため、メッセージが最初にあるデータ送信装置に選ばれた場合にのみそのメッセージを別のデータ送信装置にルーティングできるようにする。

これ以降の範囲に示された特定の実験例によれば、それぞのカタログ 1、5、12 は直進性クオバースペックで、これは、3 回の独立した場所で接続後ジャンクションを複数するが好ましい。各ジャンクションは、両方両向で、1 秒間に 7.0 マギビットのデータを伝送するが好ましい。それぞのカタログ 5、12 は、少なくとも 6 マギバンを相互接続するが好ましい。カタログ 1、5、12 は接続されたチャンネルは、範囲内に 8 フィート程度の板状スチーカーラーに分かれることがある。そしてチャンネルには接続されたデータ接続装置は、配線し直すことなしに 1 つの端子部ターカブから、別の直進性スチーカーラーへと物理的に接続するが好ましい。

第2回は、ソースチャンネルXから見て左チャンネルソースまでのメッセージをルーティングすることを示す構成図である。左チャンネルXは、インターフェイス端末8をリモート位置のデータ処理装置と相互接続する通信ケーブル812によって定められる。同時に、チャネルソースは、第2の通信ケーブル813を介して他のリモートデータ処理装置に相互接続されるインターフェイス端末8を有する。

説明上、チャンネルXのためのインターフェイス回路6は、チャンネルYにアドレスされるデータパケットを含むメッセージを送信用ケーブル8を通過して受け取ると強調する。それ故、このメッセージの目的として、チャンネルXはソースチャンネルを示す。

通常ケーブル3を退出して迷惑され、インクーフィムス回路83に通され、そして関連する受信ロジック回路84へと通す。受信ロジック回路84が先にメッセージのメッセージの接続を終えたときに迷惑される認証信号の発生を予測する際に、ジャンクション駆動バス3を確認して接続信号を発生させ、これにより、スイッチ3を及び81を閉じさせてシティック5及び95を閉じ、チャンセルルートに接続した受信ロジック回路83と、チャンセルルートに接続した迷惑ロジック回路87との間で迷路接続を確立する。迷惑される種類信号は、迷惑ロジック回路87により、チャンセルルートに接続したインターネットフェイス回路82へ送られる。最初にメッセージを出したデータ駆動ユニットへと迷惑される。

カブリスは更に剣詠及び筋詠のジック9を備えており、このジック9は前回脚本が発生し、これらはダンクサンクの姫前把99に連絡して、泥酔されなれた時のテンションの急降及び説教ジックを流す「保守」ループを説き出す。筋詠及び筋詠ジック9は泥酔メガクセを発生し、これは筋詠スイッチマトリオス9を経てジックタク9の1つ目を発生する。これために、86、スイッチ9、3、11及び55が開引られそしてスイッチ9が開引られる。さらに、スイッチ100が開いて、筋詠及び筋詠ロジック98をバンク99に接続し、これにより、ヨリロジック97への逆送路経路を構築する。筋詠及び筋詠ジック98は、ジックタク9のバンク98を経て耐候性を発生し、スイッチ101及びスイッチ102を閉じて、受けるジック回路94から筋詠ロジック99へ至る逆送路を構築する。これに加えて、全ての内部路接が保守ループ103によって閉じられ、逆

ロジック97から受信ロジック84までの信号端子を形成する。例えば、送信ロジック97及び受信ロジック84は、インクリフエイスクロールから切替され、送信ロジック94及び送信ロジック97の双方がスイッチマトリクス103を通して相互通信される。送信されたときに保護ループ103を通して相互通信される。送信された信号メッセージと、受信された信号メッセージを比較することによって、前面及び背面ロジック98は、スイッチマトリクス103を制御する際のエラー、又はスイッチマトリクス97。受信ロジック94及び受信ロジック97の不適切な動作を検出することができる。これらのエラーは、前面ケーブル105を通してシスケーブルレーベル104に知られる。

第5回は、第1回の相互通信カプラー1-1を5回の1つを形成する複数個の相互通信の回路である。相互通信は、中央通路はエットにて使用される回路の通常のカーディゲンに取付かれ、その回路基板は、通常の電源装置111とともに動作する。例えば、この実験例における電源、カードケイジ及び送信部は、デジタル・イクイップメント・コーポレーションの「VAX-8600/8650」中央プロセッサに使用されているものと同様のものである。しかしながら、カードケイジの「バックプレーン」を観察して、第3回に示すように、多数のバスで回路基板を相互接続することができる。

5)で一般的に示された斜列的なコンピュータ接続系統スイッチは、少なからずコンソール及び診断用ロセッタのための回路板111を含み、これは、第2回の回路及び診断ロジック97を構成するものである。診断プロセッサ112は、例えば、デジタル・イクイップメント・コーポレーションの「PDP-11」をベースとするプロセッサである。診断プロセッサに接続して、一对の

フロッピーディスクドライブ113、空ファイバーリング53、そして回路ケーブル、オブジェンのリードドライブ及び回路パネルのリンクがある。又、診断プロセッサ112は、診断プロセッタ間のプログラムモセリ115及びデータモセリ116を含むモリヤード114にも接続している。プログラムバス117は診断プロセッタをプログラムモセリ115にリンクし、そしてプロセッサデータバス118は、診断プロセッタとデータモセリ116とをリンクする。

本発明の特徴によれば、モモリーバード114は、更に、スイッチルーティングボリュームペルの情報を記憶するスイッチ制御メモリ119を含む。この情報を、例えば、システムの復元スタートプロセッサを定義したもののスタートコードを含み、そして英語なまたは不適切な動作状態がコンピュータ接続系統カプラー中のロジック回路に起因していることを検出するための隠れたタグマーの時間基準を定めるデータを含む。診断制御バス110は、ライセンス制御モセリ119と診断プロセッタ112をリンクするために開発されている。診断制御バス116は、診断プロセッタがボリュームペル情報を内蔵スイッチロジックにダウンロードできるようにもし、このロジックは、スイッチマトリクスを構成するごとにより選択されたジャンクタを経てメッセージをルーティングする。中央スイッチロジックは、スイッチ回路ボード121に含まれ、このボードは診断スイッチマトリクスも含む(第3回図5)。ボリュームペル情報をダウンロードして診断スイッチマトリクスをセットするために、診断プロセッサ112は、中央スイッチロジックに取り込まれ又は削除コマンドを送り、以下に詳しく述べるよう、中央スイッチロジックのメモリ及びレジスターをアドレスできるようにする。

又、診断及び診断バス110とは、スイッチ回路ボード121及びチャンネルインクーフィスボード122、123に含まれた電気的に接続可能な各回路部品を含む。各回路部品は、PROMに診断プロセッサ112をリンクするのに用いられ、これは、次回の回路装置の準備のために取り替わる前に、次の回路装置に診断部品を書き込むためである。それ故、次回取り出されるとともに各部品が取り替わるような診断装置と、診断へと導くエラーフラッギングは、次回回路装置と並んで容易に取扱われる。このことは、次回の回路装置が選択されたときに、その回路装置上の全ての回路を適切に保護する回路基板が高くなる回路基板に対してもより重要な保護を確保する。各回路部品はEEPROMは、診断情報と共に、回路装置の識別情報。例えば、その回路装置の形式又はそれにによって行なわれる操作、回路装置のシリアル番号、回路装置の製造年月日と場所、及びその回路装置の接続情報を含むのが好ましい。

所定のチャンネル数をあらじめ数えて受け入れるようコンピュータ接続カプラー1を含みに試験するに、コンピュータシステムに組み込まれるべきある装置のデータ送信装置の各々に対してチャンネルインクーフィスボード122が取付けられている。既往しくは、チャンネルインクーフィスボード122は、各機のチャンネルに割り当てるインクーフィス回路と共に、それに開通した送信ロジック、送信ロジック及びスイッチマトリクス回路を含んでおり、スイッチ回路ボード121との診断スイッチマトリクスは、ジャンクタを含むに於けるチャンネルインクーフィスボード122のスイッチマトリクスにリンクされ、ジャンクタは、システムに取り付けることのできる他のチャンネルインクーフィスボード122のスイッチマトリクスにまで延びている。スイッ

チマトリクスのスイッチをセッティングしたりセッティングしたりするためには、スイッチ回路ボード121は、ジャンクタ回路バス119を連して、チャンネルインクーフィスボード122、123にリンクされる。

チャンネルインクーフィスボード122、123がスイッチ回路ボード121の中央ロジックヘル・ランディングまたは持ち付けの要求を送信するようにするために、それらボードは、スイッチ回路バス124を通してリンクされる。又、スイッチ制御バス124は、診断母板を運送したり、洗浄装置母板をスイッチ回路ボード121からチャンネルインクーフィスボード122、123へ送るにも使用される。その上、チャンネルインクーフィスバス122、123はスイッチ回路ボード121と接続する。診断プロセッサ112がタイマー・インターバルのよう情報を送信及び送信ロジックにクウンロードできるようになると、診断プロセッサがカウント、レジスタ、送信及び受信ロジックの状態について某回であるようとする。

コンピュータ接続系統カプラーの動作中に、スイッチ回路ボード121及びチャンネルインクーフィスボード122、123の回路によって種々の警報又はラン・状態が発生される。診断プロセッサがこれらの当該状態を最早に検出できるようにするため、診断制御バス119はスイッチ回路ボード121とそれぞれのチャンネルインクーフィスボードに対して各取り込みボラインを含んでいる。診断プロセッサ112が取り込まれると、これは、割り込み要求をしているボードのエラーフラッシュタスクをアドリブルする。

回路板121、122、123を取り付けたり取り外したりするときにコンピュータ接続カプラーの操作を容易にするため、

御前大臣様／タリアベス 125が受けられましたので、これは、新幹線プロセッセがカードケイの名スルタッフ（説教者）をボラーリングで、田畠部を攻め取らざるではあるがどかかの御物を手渡すようにもし、そしてモモキナならば、御前様の御式と、それにノリタケ・ショルダ等を手渡す事も降られるとする。状況ノリアベスは、財ば、新幹線プロカウト 112から田畠部の各スルツシを並び復活ノイユ・アーラムラン及び復活ノクリアランをなすに。ヌーベルラウシは、御前様が各スルツシ・カウルから底度スルスルに始めて伏株スードを送達できるように既次作船され。クリアランは、診断ノソニカセがそれが御前様御用意 111、112、113を主立を強調してリセッピであるとすうだ。

タイプ3 3 7を含む。ライン受信器1 3 2及びラインドライバ
1 3 3は、保守ループ1 0 3を形成するようスイッチであるマ
ルチプレシタ1 3 8を通してそれぞれの受信及び送信ロジック
8 4、9 7に接続される。他のチャネルリンク一フェイス因縁
9 5を構成するプロセッサ1 4 1を含む。

ではケーブル#1、3、5を経て送り及び受けられるデータは、マシンユースターでコードギングのうえ自己変換は自己のロッカーマットを用いて直列ビット配列として送信される場合が多い。データ率は、例次4、1秒直列7.0メガビットである。直列ビット配列のクロックは固定され、そしてデータビットは自己ユースターグラウンドを経て直列シンパルタ#1によってミセヒットパイトに供給される。回路設計を簡単にするため、共通の内部クロックを置いて他のチャネルからのデータが抵抗される。それ故、回路開拓#1は、データペイプを内部クロックに同期させるうえでデータパイト決定は通常的に遅れさせるのに比べ、もれなく同期させたタイプは、先入先出レバッファ#1に迷入され込まれ、マージセヒルのルーティング中に一時的な待機が発生する。先入先出レバッファ#4は、マージセヒルからデータを読み取る。又、受信側ロジック#8とは、ヘッドが所持するファーマーレスをもってするかどうかを決定し、もしもうならば受信側ロジック#9は、マージセヒルをルーティングするためのデータを直列で出力する。マージセヒル#1は迷入する。

メッセージ要求が待たず行列に入れられると、パッファ143のメッセージを送信することができ、これは構成されたメッセージを送信できまだ全てメッセージを送信するが充分な連携装置を設けることはできるが、これは小手本とされず、過剰なメッセージと附加的メロディの複数が要求される、更に、後述するようにメッセージを送信することによりメッセージを送信するにはメッセージを記録することによりメッセージを送信するにはメッセージの完全性が確保される。というは、行先データと送信装置による発信を直ちに送信できないからである。これに対して本発明の新らしい技術によれば、メッセージの開拓のみが一般的に記録され、それにより、メッセージを送信するが手配遅延されるだけであって、コンピュータ操作接続カラーライタはデータ検索機能をもつて、メッセージを送信する。

又、この流れ制御番号は、ソースチャネルに開いた送信路を用いて、受信側で動作し、流れ制御番号を元のデータ路送信路へ返送する。受信側の流れは、流れ待合リストにより、データ路送信路は、中央スイッチリンクが行き先アドレスのチャンネルをタッピングを経過して、順次に剥離してして時系列に入れられたメッセージ順次が行き先アドレスの判別の順序を経る上で、流れ往復性はないように禁止され、これらの場合が発生されると、中央スイッチリンクは、中央スイッチリンクをオフにし、ソースチャネルのデータ路送信路がタッピングを送達するようにする。

ヘッドには、流れ認証及びアーチマルチプレクサをもととし、兼用ノ
直列コンパクタ及びマンチエクタはショードミアを端で送られ
行音楽データや音楽装置へ流れる形態で認証される。

メッセージ送信の待ちに、受信制御ログ日記では、バッファ143が空であることを感知し、スイッチマトリクス143、90のスイッチの状態を変える操作を中央スイッチマトリクス143に送信する。指定のグンタクに対してデータの流れを遮断させる。次いで、行き先データ部送信装置からの複数が指定したグンタクを経て送還され、ソースデータ部送信装置へ送られる。複数の送還後にデータのグンタクを終点とされる。

診断メッセージのルーティングも同様に行なわれるが、コンソール及び診断プロセッサ112は、送信及び受信ロジックをもむ。診断メッセージは、各ノード148に送信されたバッファ148を経て診断メッセージを送信及び受信する。

第5図には、メッセージが送達されてもデータングされそして対応する種類が選択されると同じく一時削除用のタグマークが表示されている。コンピュータの選択肢は左アラブは、RESENDにより初期状態にセットされる。RESENDはodonがインターフェイスにならなかった時に、ソースチャネル名の他に選択肢は選択用ボタン1から入力してくるキーリードを指定する。キーリードを見つけると、実装はINTERNAL MESSAGING等によって指示されタグマークの開始を示せる文字列をコードで記述する。タグマークは、メッセージの系固の部分を処理した後に、ROUTE MESSAGE等を中央スイッティングに送達する。中央開閉ロジックは、これに応じて、ROUTER ASSIGNED属性等により指定されたチャンネルXにメッセージを送信する。

高齢者に対する虐待は、年々増加の一途を辿っています。

143にクロックされる。ジャングルが記述されたや否や、
マイクスイッチがジャングルによって開閉され、続いて、メッセージ
がバッファ143からロッカされて出される。ジャングル
を通じたメッセージの送信は、全ノットワゴンチャレンジと送信者
によって発信されたことを~~INCOMING MESSAGE COMPLETE~~送信者に
伝える。メッセージが送信されたことを~~INCOMING MESSAGE COMPLETE~~受信者に
伝えると、メッセージはそれを記録して送信されたことを記録する。
メッセージがジャングルを通じて送信されたことを記録する
チャレンジルームの受信者は、REVERSEDATAを中央チャレンジルーム
に送らなければ、既に記録された情報を削除すると、チャレンジ
の各部屋がメッセージの記録を完了する。

ジャンクタに拘った語彙を活用することにより、ジャンクタ！チャンネルXの送信者に指定され、これはJUNKER ASSIGNED TO CHANNEL Xの略語である。JUNKER ASSIGNED TO CHANNEL XはSDR送信機によって表示される。ジャンクタ！チャンネルXの送信者に指定されると、活性化が動作され、チャンネルXの送信者はそれ自身のメッセージを送信しないように阻止される。同時に、チャンネルXの送信者からチャンネルYの送信者へジャンクタを語りタグが送られる間に、チ・ンソルドの送信者は、ジャンクタがチャンネルYの送信者へ指定されたときに動作され。

ジョンソンを経て話されるメッセージの最初の部分は、メッセージの形式を表示する「ドアを閉めハッパドアを開けている」。シーケンスからの受け取るに、リヤード・シーケンスが存在（ACK）でもないし又は否定（NAK）選擇できない場合には、Yチャンネルをモードに入れられ、これで送信の確認がGCK/NAKモードに入れられる。これで送信の確認に、チャレンジルの受信者が先にデータ転送処理結果から確認の手順を並べてあることを示す。特に、チャレンジルの確認を並べると、データが既に送信した後の確認に

信頼済ロジックモードは、メッセージを信頼した後に又はメッセージの差し戻しがある長さを超えることが最大メッセージ長さカウンタの151によって決定されたときに、EID_NESTING_ID PROSESSEDを返す。又、受信及び送信側ロジックは、該信頼済ロジックがグループバックモードにある上書きを除き、送信初期ロジックがモードであるときに、メッセージのセーフティを保護するためには、12.8.4節を参照する。

メッセージの送信側に、北欧配信リンク4は、多数の選った端末を中央スルーリングリンク1に飛ばす。これなら必ず2つの別の优先度レベルに応じてデータが分かれれる。
PERVERSE PATH 要求及び BEEP Junction 要求は、各々、既定のシグナルに接続した途端に遮断して既定のリンクを所定の優先度である。既定の優先度の低い要求は、ROUTE MESSAGE が GENEVE MESSAGE を含む、ROUTE MESSAGE 要求か、リンクが使用する場合は行き先ポートがビジーでない場合に JITT タイプを実行。さらには、メッセージは行き先ポートに対する待ち行列に記録される。GENEVE MESSAGE は、既定の待ち行列に記録される。ROUTE MESSAGE は、既定の待ち行列に記録される。ROUTE MESSAGE が既定の待ち行列に記録されると、既定の待ち行列に記録される。

に対する仕掛けがヒートシールドアームを採用されています。

マッキニギルティンダムスの場合には、中央スイッチロジック144は、中央ロック状態モード153を監視し、コンピュータの相互接続カプラーの状態を制御する。新しい車両規則においては、中央ロジック状態モード153は、スイッチ試験ボーダ(第3回の121)の中央スイッチロジック144と共に存在する。ルーニングモードはメッセージを行き来ボートの存在によってちょうど受け取られる後信号との間の衝突を防止するため、中央スイッチロジック144がヒートシールドアームを監視する。ルーニングモードは迅速にボーリングすることが求められる。

チャンネルYの受信者が送信を手配するまであり、そしてその確認の最終の際に、常に指定されたジャンクタが確認が送信の送信によって示されているために、チャンネルYの受信者がノーメージのルーティング要求を必要としないことをチャンネルYの先頭に表示する。又、A CX/N-NAME W/Fは、ノーメージルートの完了の際に表示する。REVERSE JUNKTER 要求はなくCX/REVERSE JUNKTER 要求を先頭ルックに送信すべきであることをYチャンネル受信者に指示する。图5 図に示すように、確認は、チャンネルYの受信者の收到 DESTINATION INTERNAL MESSAGE 信号によって行われる。ノーメージは、ジャンクタがチャンネルYの受信者に指定されたある時間後に生じる。高活性路のルーティングは必要とされ、ノーメージルートの場合は短時間後、チャンネルYの受信者は、CX/REVERSE JUNKTER 要求を先頭ルックリストに送信する。いわんノーメージが処理されるとしてプログラムが終了すると、ジャンクタを消すと、送信路は、他の別のメッセージを受信するためには常に現在位置に固定される。

第6回は、開閉ロック、強制送信、開閉ログインに連携して、開閉キーリング及びある設定の時間インターバル内に朝断信号が生じるよう保証する機能のタイマーの構造とプロトコルである。

メッセージを受信する場合には、定期巡回14:20がVRB MESSAGE REQUEST 指令をマニフェストコード及び別列の再生シーケンス14:1を実行する。データ及びサンプルターキー14:4は、モードに応じて、VR MESSAGE 指令を実行し、これでメッセージが受け取られたことを指示する。他のある時間において、定期巡回14:2はVR CLEAR MESSAGE 指令をデータコードにより、メッセージの受信を禁止する。VR MESSAGE 指令は内部タップルに開閉モードを含む。INTERVAL MESSAGE 指令は定期巡回ターキー14:9に送信する。受信

それ故、アンチエスクロジックから発生された制御信号 RX CARRIER は受信前の清酒リセットから中央スイッチロジックへ送られ、受信前のビットがあることを示す場合。

メッセージの送信は、中央スイッチロジック 144 が要する電気長く処理できるかどうかを及びそれができるときに電気の要がある。受信前の制御ロジックは、例えば、F1 FIFO バッファ 148 に一時的に記憶されたメッセージをジャンクタが固定されまで送信できない。同様に、送信前の制御ロジック 144 は、送信制御信号を送信するためにメッセージが電気長く待つ行列に入れられただがくか知らせる要があると共に、常に、待ち行列に入られたメッセージ要求が各行き先待つ行列の頭部に達したときにそれを知らせる要がある。この二つの場合は、送信者がこれまで積み重ねたアドレスに合わせられない、この目的のために、受信及び送信制御ロジックは、ジャンクタが多電気並びに送信回路に固定又是送信されたかどうかをもって送信制御オノンにメッセージをアドレスへすべきかを示す要である要を中央スイッチロジック 144 から受け取る。ジャンクタを指定することとこれを並列とすることは、ジャンクタ制御バスを経て送られた信号から操作することができます。更に、REVERSE FAIR, DEEP JUNCTURE 及び ROUTE MESSAGE 要求は、第 3 図のスイッチ制御バス 122 を経て送信される要等によって操作することができます。流れ制御は、スイッチ前部バスを経て送られる FLOW-CONTROL-ON 及び FLOW-CONTROL-OFF 信号によってオン及びオフに切り替わられる。

メッセージがある要所の所定の時間インターバル内にルーティングされなかった場合には、各チャネル受信器の F1 FIFO バッファ (第 4 図の 143) がオーバーフローする。この状態が生じるかど

うか決定するために、他の制御ロジックはメッセージルーティングタブ 154 を用んでいる。メッセージが所定の時間インターバル内にルーティングされない場合には、それが表示され、ROUTE MESSAGE REQUEST が引き出され、ROUTE MESSAGE 発生が中央スイッチロジックへ送られる。少なくとも 1 回の要求種類タブ 155 は、中央スイッチロジックが適度な時間インターバル内に他のサービス要求に応答するかどうかをチェックする。

メッセージの送信及びジャンクタに沿った送信の逆転の後に、ジャンクタは、各行き先チャネルの既往器 ACLK/NACK モードにあって種類を送信する間にある時間内に固定された状態となる。既往器と送信制御ロジック 144, 92 は、思入 ACLK/NACK フィルタ 161 を含み、これにより既往器ロジック 144 が所定の時間インターバル後で ACLK/NACK モードを出るよう操作すると共に、受信制御リックに記憶されたジャンクタのモードをもつて確保する。このジャンクタは最も多く常に確保するために、中央スイッチロジック 144 は、ジャンクタが所定の既往器時間内に固定されたときに開始するグランクタタイマー 162 を構成している。中央スイッチロジックは、ジャンクタクリアの時間切れ感知する手段、又は、ジャンクタカウンタ 162 及びマルチレーザ 163 を構成している。これらの回路がジャンクタクリアの時間切れを見出したときには、ジャンクタの既往器時間 (JT) を発生し、これは、サービスジョブシングルタイマー要求 (SJT) を生じさせ、これが中央スイッチロジック 144 で処理されることにより各ジャンクタが復活される。

メッセージ要求が各行き先に送られたときには、FLOW-CONTROL-ON 信号によって流れ開閉がオノンになる。メッセージ要求が各行き先待つ行列の頭部に達すると、行き先チャネルがメ

ッセージの再送を停止させられる。中央スイッチロジック 144 の待ち行列モード 1-5 は、各行き先が遅延に長い時間指定された收信にならないよう確保する。ある時間用限の開始は、中央スイッチロジックタブ 144 から先送及び既往器制御ロジック 144, 92 へ送られる FLOW-CONTROL-OFF 信号によって始まらせる。不完全長い時間が経過したときに既往器回路をオフにするために、流れ制御タブ 157 が既往器制御ロジック 144 に送られる。既往器ロジック 144 は、既往制御ノードマトリクルバスを送信する回路を混入している。又、送信制御リックは、TRANSIT ENABLE 信号を先送し、これは、流れ制御ノードマトリクルバスタブ 145 を通じて並列ノードマトリクルバスと並行して送られる。

本技術の重要な特徴は、本技術ノードマトリクルバスケーブルタブ 145 に送られた FLOW-CONTROL 信号は、入ってからメッセージがジャンクタを経て送信制御ロジック 144 へ送られるときに一時的に停止される。この入ってくるメッセージ (その前にギャップ又はボーズがある) は、FLOW CONTROL 信号によって既往器/データマトリクルバスタブ 145 によって捕捉されたチャタリに挿入される。それ故、データ既往器ノードマトリクルバスの送信を停止された時間内には、メッセージの受信が許されない。更に、このデータ既往器ノードマトリクルバスの送信が許されると、このデータ既往器ノードマトリクルバスは、入ってからメッセージの受信及びそれに對応する ACLK 又は NACK の送信の後に再開される。

既往及び既往制御リックが FLOW-CONTROL 信号を送信しそして流れ制御チャタリが流れ制御ノードマトリクルバスタブ 145 によってオフにされると、データ既往器ノードマトリクルバスが各行き先タブ 144 によって送信されたある時間範囲内にその所要のメッセージを再送しなければならない。もしもそうでなけれ

ば、メッセージの所要の各行き先の待ち行列に対する待つ行列タブが時間切れする。中央スイッチロジック 144 は、待ち行列カウンタ 162 及びマルチレーザ 163 のような回路を含み、これは、待ち行列タブ 144 が時間内に操作するときに、待ち行列タブの時間切れをはつたときと、待ち行列時間切れはモード (QOT) を発生し、これはサービス待ち行列タブ (SQT) を生じさせ、中央スイッチロジック 144 によって既往されたときに、SQT 要求が各行き先の既往器に送られるとメッセージ要求がその待ち行列から消去させ、その待ち行列の次の待ち行列にあるメッセージ要求が処理されるようになる。

サービス要求を迅速に処理するために、中央ロジック状態モード 144 は、その要求を処理する必要性情報が常に常に利用できるように構成される。ルーティングモードが、例えば、予め定められた既往器のスルーターカラーエによって計算されるかどうか明確するために、中央ロジック状態モードは、ROUTE MESSAGE 要求を発生したソースチャネルの番号を用いてドレマスされる許容ソースセッタモード 144 を構成しており、更に、中央ロジック状態モードは、行き先チャネル信号を用いてドレマスされる許容行先セッタモード 165 を構成している。これにより既往される情報の特定の構成及び使い方は、第 1 図及び第 11 図を参照して以下に説明する。

中央スイッチロジック 144 が指定のソースは行き先チャネルごとに各々関連した行き先又はソースチャネル状態を決定できようようにするために、中央ロジック状態モードは、RX 既往器タブ 166 及び TX 既往器タブ 167 を用いている。同時に、各ノースチャネルに指定されたジャンクタを指示するテーブル 168 と、各行き先チャネルに指定されたジャンクタを指示す

ルテーブル 1 5 9 とが設けられている。サービスチャックタのティマー添字に応じてチャックタを密とししてチャックタの候算式を算出するに従事するに、チャックタ添字によってアドレスされるチャックタテーブル 1 7 0 が設けられている。チャックタテーブルは、各チャックタごとに、そのチャックタが指定されるかどうかを指示し、そしてもしそうなれば、チャックタが固定されるソース及び行先を指定する。又、チャックタテーブル 1 7 0 は、例えば、保守の目的でチャックタを指定しておいたために使用できる取扱力を備えている。

中央スイッチロジック 1 4 1 がメッセージ要求を行き先待ち行列に添付に出来るようにするために、中央ロジック装置モリキは、行き先行の頭部に各ソインを設定するテーブル 1 7 2 と、待ち行列の後部に各オインタを設定するテーブル 1 7 3 を含む各ソインのテーブルを有している。装置及び各待ち行列がモリキ 1 7 4 の能力は、行き先待ち行列が記録されるモリキ 1 7 4 の最下位アドレス入力へモルチプレスされる。通常、行き先行モリキ 1 7 4 及び待ち行列モリキ 1 7 2 と、1 7 3 の上位位アドレス入力は、行き先チャックタの番号によってアドレスされるが、1 つの番号においては、以下の述べるように、ソインチャックタ番号によって行き先モリキ及びチャックタをアドレスするこれが選択される。ソースチャックタ番号又は行き先チャックタ番号の選択は、一对のゲート 1 7 5 、1 7 6 によって与えられる。同時に、既又は後述のインターフェースチャックタ番号によって選択される。

メッセージ要求を待ち行列に入れたときに、中央スイッチロジック 1 4 1 は、所の行き先待ち行列に対して一枚だけソースチャックタ番号が横われるようには接続することが選択される。所と

のソースチャックタ番号が所の行き先待ち行列に記憶されているかどうかは中央スイッチロジックが迅速に決定できるかによってするために、待ち行列入力テーブル 1 7 4 が設けられており、これは、ソース及び行き先チャックタの組合せごとに待ち行列を含むモリキ 1 7 4 とモリキ 1 7 5 を第一ビットト入力を含む。例えば、6 1 団のチャックタを含む群を以て実施例においては、待ち行列入力テーブル 1 7 4 がモリキ 1 7 4 を第一ビットトリクスとして構成される。メッセージ要求が待ち行列に入れるなるたびに、各ビットがセットされ、そしてメッセージ要求が待ち行列から取り出されるたびに各ビットがクリアされる。

第 1 団は、ハイアーカーの組合せ候算式を示すのである。これは、受信器及び送信器の組合せロジックから中央スイッチロジックへ送られる所のチャックタ番号を記憶するにあつて実際に用いられるものである。第 2 団は、簡単な組合せであり、第 3 団の形式組合せが詳しいことを理解すべである。第 1 団に所とよぶに、例え、モリキ 1 7 4 のインターフェイスボード 1 2 2 、1 2 3 は、モリキ 1 7 4 のインターフェイスボード 1 2 2 、1 2 3 が選んでおり、これは、チャックタチャックタルアービトレーター 1 8 1 を備えており、これが、チャックタチャックタルアービトレーター 1 8 1 の各チャックタを接続する受信ロジック回路 1 8 4 の構成の 1 つからサービス要求を送する。更に、各チャックタインターフェイスボード 1 2 2 、1 2 3 は、各チャックタチャックタルアービトレーター 1 8 1 をスイッチ回路 1 2 2 1 のリソルバードアービトレーター 1 8 4 に接続する各モリキ 1 8 3 を有している。リソルバードアービトレーター 1 8 3 は、リソルバードアービトレーター 1 8 3 の構成の 1 つから要求を認証し、接続されるべき所のスイッチロジックへの要求を送る。又、リソルバードアービトレーターは、スイッチ回路バス 1 2 4 を通じて送信されたボードのボード番号を送信し、チャックタチャックタルアービトレーター 1 2 2 、1 2 3 の各々に該

せられたボード選択コード 1 3 5 にそれを送る。ボード選択コード 1 3 5 は、サンダーボードアービトレーター 1 8 4 によって選択されたボード番号を送り出し、リソルバードアービトレーター 1 8 3 によって選択されたチャックタ番号を送りゲート 1 8 6 、1 8 7 、1 8 8 、1 8 9 をイネーブルする各ゲートを発生する。チャックタチャックタルアービトレーター 1 8 3 及びゲート 1 8 6 、1 8 7 にあって裏で選択される所は、選択されたボードの送信されたチャックタの受信ロジックからの要求コードがモリキ 1 2 4 のリソルバードアービトレーター 1 2 1 へ送られる。要求コードは、例え、所のモリキのサービス要求を認別する要求識別番号と、ルーティングチャックタ又は行き先行モリキチャックタ番号を含むでいる。

第 2 団のハイアーカーの組合せの重要な特徴は、スイッチ回路ボード 1 2 1 のリソルバードアービトレーター 1 8 4 又は他のチャックタチャックタルアービトレーター 1 2 2 、1 2 3 のリソルバードアービトレーター 1 8 1 に対して対応して行なわれる間に別のチャックタチャックタルアービスボードを接続できることがある。例えば、チャックタチャックタルアービスボードが接続されたときには、それに接続した要求チャイン 1 3 3 が低レベルとなる。リソルバードアービトレーター 1 8 4 には要求が送られない。結果として、リソルバードアービトレーター 1 8 4 は、コンピュータ接続回路 1 2 4 に設置されたチャックタチャックタルアービスボードからの要求を接続するときに次第にボードを单にスイッチャするだけである。例えは、第 7 団に所によるように、要求が接続されるたびに、リソルバードアービトレーター及び各チャックタチャックタルアービトレーターが次のアクティビティの要求に適するようされる。特に、要求選

択性 (REG. A.C.H.) は、「サービスグラム (許可)」として置いて、選択されたボードのリソルバードアービトレーター 1 8 4 及びリソルバードアービトレーター 1 8 1 を「クロック」としてこれら各所のサービス要求を認識できるようにする。この点において、クロックバイオペル入力 (CBI) は、完全に同期した入力である。選択アンドパート 7 4 1 7 3 のデータ入力アンド入力に対してアノロジ回路で接続するものが存在しない。接続すれば、クロックバイオペル入力 (CBI) が活用できるとともに、両ロジック回路は、ロジック出力のレジスタがたとえクロックされたとしても、送信動作が停止する。送信動作が停止する。送信動作が停止する。

第 3 団のハイアーカーは先端回路に対する別の特徴は、全体ロジックが比較的簡単でありとして待機ロジックがチャックタチャックタルアービトレーター 1 2 2 、1 2 3 に対して常に選択されるべきであることがある。又、リソルバードアービトレーター 1 8 1 に対する回路は、リソルバードアービトレーター 1 8 1 に対する回路と実質的に同じである。

第 4 団を参照すれば、好ましいチャックタチャックタルアービスボード 1 2 2 が詳細に示されている。これは、受信ロジック回路 1 8 4 からの低優先順位の要求を作成するための第 2 のリソルバードアービトレーター 2 0 1 を含んでいる。本発明の実質的な特徴によれば、サービス要求は、低優先順位の要求と高優先順位の要求とにグループ化がされ、各優先順位グローバル内で要求を接続するたために個別のリソルバードアービトレーター 2 0 1 が組み合われているのは、チャックタチャックタルアービトレーター 2 0 1 に組み合われている。これらは、ゲート 1 8 6 、1 8 7 に接続して動作して、

低優先順位のリングチャネルアービトレーター211により与えられたチャンネル番号又は高優先順位のサンディングチャネルアービトレーター211によって与えられたチャンネル番号のいずれかを選択する。

ライン205の高優先順位サービス要求番号は、ボード選択デコード105がイネーブルされたときにゲート213、204又はゲート18も、157のいずれかをイネーブルするためにインバータ216に供給される。簡便すれば、ボードからのサービス要求が許可されてもモード基板の両方の優先順位表示が存在するときに、先ホードアービトレーターへフィードバックされる要求チャネルが高優先順位要求のチャネルとなる。

基板間に次のように、優先順位別のリングチャネルアービトレーターからの基板選択要求は、イネーブル回路F121の基板選択位のリングボーダーパーティトレーター210又は送られ、基板選択位のリングチャネルアービトレーターから高優先順位要求は、これを又スイッチ制御ドア211上にある基板選択位リソグゲーダアービトレーター218へ送られる。オペレーター218は、H1 G0 R0 Q0 R0 S0 G0 S0 D0 W0 R0 A0 C0 H0 C0 D0号を生成し、チャンネルインカーフェイシブオーバー122、123のためのGRANTSERVICE REQUEST信号を発生する。優先順位が許可されたチャンネルのボード選択番号は、2つの3段階ゲート219、220のイネーブルされた方向によって与えられる。ゲート219は、高リジゲーダアービトレーター210のH1 G0 R0 Q0 D0方向によってディスイッチオーブルされ、ゲート220はこのH1 G0 R0 Q0 出力によってイネーブルされる。

逆松結要求長及びドロップチャタクタ（チャタクタを添す）要求は、高優先順位要求としてグループ分けされ、ルートマッセ

ージ及び待ち行列メッセージ要求は低優先順位要求としてグループ分けされるのが好ましい。優先チャネルロジック210においては、高優先順位要求がオペレーター210によって組み合わされ、高優先順位要求がゲート211によって組み合わされる。

第9回には、リングチャネルアービトレーター211の終点として揚げ置き地図である。中央スイッチクロックのリンクボーダーパーティトレーター214についても実質的に同じ地図が適用される。リングアービトレーターは、最後に優先順位が与えられたチャンネルの番号を記憶性スレージスクエア221を通過している。次に優先順位が与えられるべきチャンネルは、チャンネル揚げ置きロジック222によって決定される。プログラム可能なロジックアレイを用いたことによってこのチャンネル揚げ置きロジックは簡単に構成される。チャンネル揚げ置きロジック222の出力は受け取り、個々のチャンネル選択出力を生成する。これらはエスコア224へ送られ、そしてこのエスコアは優先順位が与えられるべき次のチャンネルのエスコアードされたチャンネル番号を出力する。チャンネル揚げ置きロジック222に対する操作的な式が付図A1に示されている。デコード223からチャンネル選択信号を送り数値のを加えて、チャンネル揚げ置きロジック222は、その番号のチャンネルオーナーインカーフェイシブオーバーに連絡したチャンネルから回すのを要求する。優先順位が与えられたチャンネルに對して次に与えられるべきであるかどうかををモード表示するチャンネル揚げ置きロジック222の出力は、論理オペレーター213において組み合わされ、いずれかのチャンネルによって要求が与えられたかどうかを指す。

第10回には、ベン図が233で一般的に示されており、これは、行き先チャネルの各番に関連した規定の一組のソースチャ

ンネルとして振る舞うターカブラーの定義を示すものである。第10回に示すように、1組のソースチャネルは1組の行き先チャネルに変換する。この場合、チャネルは変換率において互いに完全に連絡する。その後については、チャネル間のメッセージ送信は、ソースチャネルから行き先チャネルへのみ行われる。多数のこのようなソースチャネルとのコンピュータの組合せは、各々のソースチャネルから行き先チャネルへのメッセージを用いて定められるが好ましい。いずれの西と東のチャネルも1つ以上の累積スヌーカーブラに含まれる。

第11回には、各ソースチャネルを164及び前記行き先チャネルを163における累積スヌーカーブラを用いて定められる方法が示されている。許容ソースチャネルを163は、チャンネル番号を163にしてアドレスされる164バイトを含んでいる。各バイトの各ビット位置は、そのバイトアドレスするソースチャネルを各ビット位置に用いた累積スヌーカーブラに含まれるかどうかを示すための指標1又は0である。許容行き先セッタ（セッタ15も同様に）の8ビットとして表示され、バイトの各ビットはそのバイトアドレスする行き先チャネル番号を各ビット位置によって表された累積スヌーカーブラに含まれるかどうかを示すための指標1又は0である。

指定のソースチャネルからのメッセージが規定の行き先チャネルへ送られることが許容されるかどうかを判斷するために、許容ソースチャネルを164の各ビットを力タインの接続アンドゲート214を用いて前記許容セッタセッタ15との各ビット出力とは並び下ンドされる。それ故、各ゲートは、コンピュータ相互接続カブラーに対して定めることのできる8個の累積スヌーカーブラの各々に対し指定のソース及び行き先が各ソースチャネルセット及び行き先チャネルセットに見出されるかどうかを指示す

る出力を有する。メッセージは8個の累積スヌーカーブラのいずれか1つを通じてルーティングすることが許された場合にルーティングされなければならないので、アンドゲート214の出力は論理オペレーター213で組み合わされ、メッセージのルーティングを可能にする仕組みを有する。

例えば、新規ソースセッタメモリ16も及び許容セッタメモリ16のプログラムが各1回に記述されており、これで累積スヌーカーブラがメッセージを受けるための位置、メッセージを送信するための装置及び少數の選択されたチャンネルグループ間メッセージを実装する装置を操作する特定の命令を示すものである。0ビット位置にして定められた累積スヌーカーブラは、新規ソースセッタメモリ16の全てのソースチャネルに対する論理1を示すが、0の行き先チャネル番号に対する0ビット位置のみにおける接続1を有する。それ故、0ビット位置に對して定められた累積スヌーカーブラは、チャンネル0に接続されたデータ接続装置がデータを伝送するのに使用できるようになる。

第2ビット位置によって定められた累積スヌーカーブラは、ソースチャネル1及び2と行き先チャネル1及び2に對しての接続1を有する。それ故、この累積スヌーカーブラは、チャンネル1と2をそれらの間のいずれかの方向にデータ交換するよう互いに接続する。この形式の累積スヌーカーブラは、それらの各々のアドレスワードをバランスするために接続チャバーラーに対して定めることができる。又、この形式の累積スヌーカーブラは、半導体ロジックのソースを1つの接続されたプロセッサグルーブから別のグルーブへ転換するための接続チャバーラーに対しても適用することができる。ビット3位置に関連した累積スヌーカ

ブラーは、ソースチャネル3に対してのみ論理1を含むが、全ての行き先チャネルに対して論理1を発生する。それ故、ピット2に開通したこの仮想スター・ブラーは、ソースチャネル3に接続されたデータ処理装置を、他のデータ処理装置へデータを

送信するものとして記述される。

第12章では、メッセージ及び認証のための新しいフィールドが示されている。メッセージ及び認証は拡張部で送信される。メッセージを送信するチャンネルはルータやキャリアが存在しないシステムペアリングによって分離される。各メッセージは、ビット回路で容易にする目的で既5.3(16進)を有するヘッダと、フレーム回路のための既5.6(16進)を有する文字符合部と、メッセージあるいは正規化後の認証(ACとCNとNAK)が接続されるが必ずしも接続するバイトと、メッセージの長さを示すバイトと認証の行先チャンネル番号を示すバイトと、送信の行先チャンネル番号の接続を示すバイトと、メッセージのランクナンバーパターンを示すバイトと、メッセージの長さによって手始めに定義されたデータバイトの組と、送り返し冗長チェック(CRC)と、種別(BC)と(16進)を有するトレーラとを最後に含むている。並びに既のBC(ACとCNとNAK)のデータマップと、第12章で示す添附と同様であるが、この場合には、メッセージの長さを示すバイトが除去されをしてデータも抜きされていることに注目されたい。

第13回は、第12回に示すメッセージフォーマットに基づいてメッセージを東京に発送するための受信ロジックの概要図である。データ処理装置から送られたメッセージは、監査としてどこに取り上げるストアード氏の本格操作第4,332,072号に既に吸引されたように、マンチュステクデータ2.1及びキモリアは接続

器252を2次に受け取られる。第13回のセッカーダーダーは、フリップアーフロップ253によって決定される2つの状態の1つである。メッセージコードは、N E W M E S S A G E R E S E T 254。符号に応答してリセットされたときキャリアがキャリア移行器255によって後退されなかったときにアイドル状態に入る。このため、フリップアーフロップ253はキャリアの存在によってセットされ、キャリアが存在しない場合に、フリップアーフロップ253、インバータ255及びゲート256によってリセットされる。

ロップ274は、INCOMING MESSAGE COMPLETE 信号を発生する。
 サンドゲート276は、リップアーフロップ255のQ出力を
 リップアロップ274の組合せ出力と合成分し、メッセージ發
 行に高レベルとなるMESSAGE 信号を発生する。

本機能のコンピュータ相互通話カブラーの動作中にある時間に
入ってくるメッセージのメッセージセーバーを停止はクリアす
ることが可能される。これは、例えば、チャットル送信操作が
されたときに停止され、それと同時に入ってくるメッセージが
停止したときに停止がリセットをなさないといふ事である。この
ために、メッセージセーバーは、CLEAR MESSAGE 信号を発見を及
びアグート27を含み、この信号は、フリップアーフロッド27を
をセッティし、これにより、CLEAR MESSAGE 信号が検出されるとその
時にキヤリガが存在しなくなるまで、MESSAGE 信号を抑制的に低
レベルにする。

次に第14回を参照して、ここにはチャレンジと次回挑戦ログのためのメッセージ・シンクロナイザおよびサイタル・カウントの熱地図が示してある。既存データ・バイトを内部バイト・クロック281と同期させるために、一刻のレジスタ282。283が並んでおり、これらはレジスタ284はシーケンサ284で与えられるうなうべきトライ・クロックの1/833倍値で削除される。最大音量メッセージ数に相当する波形が示された持続時間を持つメッセージの場合、これら2つのレジスタ282.283をうちうなうべきトライ・クロックの出力が2つのゲート285.286のうちの好適なゲートによって遮断されられて内部バイト・クロック281に同期したデータをえることができる。これら2つのゲート285.286どれを使用可選すべきかを決めるために、内部バイト・クロック281によって制御されるフリップフロップ287が第13回

メッセージデータがビギンにいったった後に両端文字を見かからなくなってしまったときメッセージの登録を再実行するために、フリップアーティスト4がフリップアーフロッグ2をセットする。このフリップアーフロッグがセッタリ化されると、3ビットを出力カウンタ5では、既定の出力端子コンバータレジスクリスト5によって終わるバイトのためのクロックを発生するためにカウントを開始する。フレーム内端子パイトはカウンタ5を6が7のときに進したことがアンドゲート3によって感知されると、出力レジスクリスト5を6にストップされる。フレーム内端子アーティストも出力カウンタ5を7に受け取られるようになるために、オーフォード2と6はNAND3とBYT4端子セレクタゲート2の7の出力を合流し、出力レジスクリスト6によって次のクロックタイマー端子を発生する。出力レジスクリスト7から終わるバイトのためのバイトロックは、3ビットを出力カウンタ266の出力カウンタ2によってえらばれる。出力レジスクリスト7からのデータを内部クロックと同期するためには、一対のゲート2と1、212及びフリップアーフロッグ2を用いて、オフセットチャネルバイトロックが発生され、これは、3ビットを出力カウンタ226の出力2に接続して取扱われる。

入ってくもメッセージを処理するために、メッセージデコードが
セルンドルフィンキマードで動作して、メッセージデコードが
NEW MESSAGE RQ Bを受け取った後にそのメッセージを
確認するように、1つのメッセージを完全に処理してから
次のメッセージがデコードによって読み取られるようにする。
そのため、メッセージのリードがリップフロップ 2 でよく述べ
られており、このリップフロップは、リップフロップ 2 65
がセットされてしまったりが失敗したことがアドゲート 1
によって検出されるとビットがされれる。それ故、リップフロップ

のメッセージ、デコードからの直角波形符號などバイト・クロックをサンプリングする。さらに、この波形は、MESSAGE 波形が存在しないときのみ直角波形フロップコア 281 を使用可能とすることによってメッセージの波形時間の確保をするに必要な直角波形フロップコア 281 に割り当てる。バイトを内部バイト・クロックに追従するためには、内部バイト・クロック 281 によって時刻される出力クリップコア 283 が設計である。送信メッセージからのバイトをクリップフロップ 281 によって与えられたバイトが流れているときにそれをすすす INTERNAL MESSAGE 波形を送信フロップコア 283 が与える。

第 1 回のメッセージ・データ・フレームにおける残りのバイトを送信するにあたり、それぞれのバイトが出力レジ斯特 289 の出力として出力されたときにシリアル・レジスタ・タイマ・カウンタ 291 が対応したストロー信号を発生する。このシリアル・レジスタ・タイマル・カウンタは INTERNAL MESSAGE 波形のリード・イン・ダーリングを抜き出する AND ドア 292 によって与えられた出力波形を受け取る。同時に、INTERNAL MESSAGE 波形のリード・イン・ダーリングで END MESSAGE 波形を AND ドア 292 が発生する。

ここで、第 1 回のメッセージ・データ・フレームがメッセージのためのフォーマットであり、後続肯定応答コードのためのフォーマットも長さバイトがないことを抜いて最も長いものであることを思い出されたい。サイクル・シフト・カウンタ 293 がメッセージおよび肯定応答のためのバイトを送信するに使用できるようすべく、全体的に 3 ビットで示すマルチプレクサが設けられており、これは肯定応答がチャンネル受信機ロジックで予想されるときに DB 83 で、

は NAK コードでないときにルート・メッセージ・リクエストを発生する。

行き先が行き先接続に一致しているかどうかをチェックするために、肯定応答はレジ斯特 301 にストップされる。2 入力・専用 OR ドア 302 と 8 入力 AND ドア 303 からなる並列レジ斯特 301 がレジ斯特 301 にストロークされた行き先を受信メッセージ内のデータ・パートと比較する。DB 83 和専用 OR ドア 302 が専用 OR ドア 303 をとどける。専用 OR ドア 302 が専用 OR ドア 303 によってセッテルされる。これらの信号の必要な延き合わせは OR ドア 302 によって与えられる。専用肯定応答タイマ 100 は、はくまくは、肯定応答の肯定応答のためにはインクリメントが予めされた時間を測定する。したがって、予想肯定応答タイマ 101 は、肯定応答が予想されるとき、インクリメントがチャンネル受信機に付されたときにセッテルされ、専用肯定応答タイマ 100 がチャンネル受信機のチャンネル数と一致したとき OR ドア 302 によってセッテルされる。

したがって、データ・パートはソース・コンバーチャルによって直接される。このソース・コンバーチャルは専用 OR ドア 303 と専用 AND ドア 302 をとどける。メッセージ内のソース数がチャンネル受信機のチャンネル数と一致するときにイネーブル信号を発生するインバータ 290 によって信号を送る。さらに、クリップフロップ 283 が専用 OR ロセッタにソース不一致フラグを送る。このようなフラグは、たとえば、送信ケーブルが壊れ肯定のデータ処理ユニットからコンピュータと直接接続ケーブルの割り当てチャンネルにスルートしてあることを示すことがある。

メッセージまたはコードのタイプを決定する目的で、データ・バイトは AND ドア 293 と 1 および NAK デコード 312 に送られる。これらデータの出力は OR ドア 311 と 313 によって組み合わされ、そのメッセージの A/C/C コードであるか NAK コードであるかなどを示す。

チャンネル受信機ロジックが A/C/C コードあるいは NAK コードのいずれかが予想されるかを決めるために、クリップフロップ

DE 83 を使った。SOURCEストローク信号に対するストローク・バルスの延きをシフトする。

第 1 回には、第 1 回のメッセージ・データ・フレームにハンドシェイク・メッセージの波形を示すロジックも示してある。メッセージ処理の終りで送信はクリップフロップ 283 が INTERNAL MESSAGE 波形を発生する。システム DB 83 がストローク信号に応答するか、あるいは、チャンネル受信機が使用中であるときには、任意の現行メッセージが消去され、新しいメッセージがリサイクルされなければならない。このために、OR ドア 290 がシステム DB 83 と専用 OR ドア 302 によって X-BUS-Y 信号と組合させてチャンネル受信機の CLEAER MESSAGE 波形を発生する。また、第 2 回のストローク 297 がこの CLEAR MESSAGE 波形がモードクリップフロップ 283 の出力に組合させて DB 83 INTERNAL MESSAGE 波形を発生し、この信号が第 1 回のチャンネル受信機に復帰する。また別の OR ドア 302 が専用 OR ドア 303 の出力と組合させてチャンネル受信機のための INIT 波形を発生する。その結果、チャンネル受信機はチャンネル受信機の使用中であるか、あるいは、システム DB 83 が発生したときにはいつでも、もしくは、後でされたメッセージが出力レジ斯特 289 の出力部分に取扱われる直前にリセット状態になる。

次に第 1 回を示すとして、ここには、メッセージ・リクエストを発送し、メッセージ処理を終了させるチャンネル受信機ロジックの過程が示してある。一般的には、チャンネル受信機ロジックは行き先および行為メッセージが互いに一致したとき、メッセージのソース数が物理的なチャンネル数に一致したとき、メッセージのタイプが予想タイプと一致したとき、メッセージのタイプが A/C/C または

3 と 4 がシステム・リセット信号、受信機に割り当てられたチャンネルの波形信号、そして、予想肯定応答タイマ 100 の清め信号によってセッテルされる。これらの信号の必要な延き合わせは OR ドア 311 によって与えられる。予想肯定応答タイマ 100 は、はくまくは、肯定応答の肯定応答のためにはインクリメントが予めされた時間を測定する。したがって、予想肯定応答タイマ 101 は、肯定応答が予想されるとき、インクリメントがチャンネル受信機に付されたときにセッテルされ、専用肯定応答タイマ 100 のタイプが決定されるとまで続けて OR ドアによって行なはなければならない。したがって、予想肯定応答タイマ 100 を構成するために、クリップフロップ 283 が設けてあり、これは肯定応答が予想されるときでインクリメントがチャンネル受信機に与えられたときに AND ドア 311 によってセッテルされ、肯定応答が予想されるときの A/C/C コードによってセッテルされ、肯定応答が予想されるときの A/C/C コードによってセッテルされる。

既ったタイプのメッセージまたは肯定応答を識別するために、専用 OR ドア 320 がクリップフロップ 283 からの予想タイプを OR ドア 311 によって示される受信タイプと比較する。専用 OR ドアの出力は IP 83 とストロークによって復用可能とされた AND ドア 312 に沿られて、メッセージのタイプが予想タイプと一致していないときにはクリップフロップ 283 をセッテルする。さらに、AND ドア 312 はクリップフロップ 323 をセッテルして既ったタイプのメッセージまたは肯定応答が受け取られたということを示すフラグを専用プロトコルに送る。

メッセージを送信するチャンネルは AND ドア 311 および

クリップフロップ 283 によって発生させられる。メッセージの行き先と行き先接続が一致しているときには、メッセージは肯定

応答コードでない適正なタイプを有し、メッセージのソース端がチャンネル受信端の物理的なチャネルを取る一致する。フリップフロップ325がセットされると、メッセージ送信端固定タイマ154も使用可能となる。ジャンクタがチャネル受信端に加えられたとき、または、チャンネル受信端がメッセージ送信端に初期化されたとき、あるいは、メッセージの送信端固定がフリップフロップ325によってリセットされたり、メッセージ送信端固定タイマ154がタイムアウトしたときにORゲート326によってフリップフロップ325をリセットされる。この最後の論理積はANDゲート327によって決定される。したがって、このANDゲート327は、先入れ先出しバッファ(第4回の14)ボーバーパーク時に少なくともメッセージの開始部分を確実に監視するように浜田も認めた所の時間間隔で中央スイッチ・ロジックがホール・メッセージ・リクエストに応答しないことを示すMESSAGEREADING TIMEOUT信号を発生する。

ここで、中央スイッチ・ロジック(第4回の14)が行き先送信端または受信端が使用中であるかあるいはアイドル・ジャンクタが利用できないためにメッセージを経路固定できない場合、この中央スイッチ・ロジックが停止キューにメッセージ・リクエストを置く、チャネル受信端、送信端FLOW-CONTROL-08を送ることになる。このとき、フリップフロップ325はINIT信号によってリセット状態となる。

第15回はORゲート328も示してあり、このORゲートはEND-BUS、PROC、信号をメッセージ始端の時刻時に発生する、時計非一致、ソース不一致、異ったタイプのメッセージまたは既定応答の発生、既定応答タイムアウト、メッセージ基が既る既定の最大メッセージ長を超える場合、チャンネル受信

端からドロップしたジャンクタ、メッセージのリューリングの終了のいずれかがあるときにメッセージ熱線は終了する。メッセージ送信端最大メッセージを超過したかどうかを示るために、最大メッセージ長カウンタ151がインバータ329によって示すように、メッセージのないときにアリセット・カウント数に保持され、メッセージ中にタイムアウトが生じると、フリップフロップ325がセット状態となる。このときにANDゲート331がフリップフロップ322をセッテし、メッセージが長くなることを示すフラグを既出プロセッサに送る。ANDゲート331はフラグ・フリップフロップ325がメッセージ既出たうり回以下にセッテされることを確認する。

次に第15回を参照して、ここにはメッセージ・キューリングのためのチャンネル受信端、送信端のジャンクタが示してある。第15回からのMESSAGEREADING TIMEOUT信号がフリップフロップ341をセッテし、これは中央スイッチ・ロジックにキューメッセージ・要求を送る。また、MESSAGEREADING TIMEOUT信号は既定応答タイマ342をセッテする。ANDゲート343で被送されるようにこのタイマがキューメッセージ・請求既出化の時に削除すると、フリップフロップ344はセット状態になり、送信プロセッサにキューメッセージ・要求・エラーを知らせる。キューメッセージ・要求を発生するフリップフロップ341はINIT信号によって、キューメッセージ・エラーの発生時のENDゲート343によって、あるいは、通常では、中央スイッチ・ロジックからのFLOW-CONTROL-08信号によってセッテされる。これらの状態の組合せはORゲート303によってセッテされる。キューリングの終了は、キューメッセージ・エラーが発生するかあるいはフロー・コントロールがオノになったときに

はいつでも別のORゲート344によって示される。

送信端にためのフロー・コントロールの状況はフリップフロップ344によって示される。このフリップフロップは中央スイッチ・ロジックからのFLOW-CONTROL-08信号によってセッテされ、シーケンスRSSET信号によって、中央スイッチ・ロジックからのFLOW-CONTROL-0-07信号によってか、フロー・コントロール信号によってか、あるいは、フロー・コントロール・タイム157の満了時にセッテされる。必要な論理積および論理積はANDゲート345およびORゲート349によって行われる。フロー・コントロールがオノでフロー・コントロール・タイム157が満了すると、フリップフロップ349がセットされ、診断プロセッサにフロー・コントロール・タイムアウト・ラダが送る。

フロー・コントロール・フリップフロップ347がセッテされた場合、あるいは、ジャンクタがチャネル受信端に切り替わる、チャネル受信端に切り替わらない場合には、チャネル受信端が使用中と想定される。これらの状態はインバータ250、ANDゲート351およびORゲート352によって解消される。上記のように、チャネル受信端はチャネル受信端が使用中と思われるときには止まる。しかしながら、ANDゲート353によって検出されるようにジャンクタがチャネル受信端、既定の既出端に切り替わったときに生じるメッセージ・ソースコードではこれらチャネル既出端は、受信端は同時に動作である。

データ制御端によって送られてくる任意のキャラクタが終了するまでデータ既出端へのフロー・コントロール・キャラクタの送達を逐次させると望ましい。特に、データ既出端の送りキャラクタが消滅するときとフロー・コントロール・キャラクタがオノにな

るときの間に約5クロック・サイクルの待時間がほしい。したがって、FLOW-CONTROL-XMIT信号がフリップフロップ355によって発生させられ、このフリップフロップはフロー・コントロールがオノないときにリセットされ、チャネル受信端の送出するキャラクタが消滅して後5クロック、タイミングでセッテされる。フリップフロップ355によって必要なセット・リセット条件は3ビット「出カウンタ355・ANDゲート356およびインバータ357」によって決定される。

次に第17回を参照して、ここには先入れ先出しバッファ142のための、スイッチ・マトリックスインクリメントするチャネル受信端ロジックが示してある。チャネル受信端が既定信号を予測しないときと、ジャンクタがチャネル受信端に切り替わるときに、それをインバータ358およびアリゲーター359によって検出されると上方はスイッチ・マトリックスに送られる。既定信号が予測される場合には、ジャンクタがチャネル受信端に切り替わるときに、既定信号が既出端に送られる。このとき、データ既出端は逐次メッセージをならびにフリップフロップ365とANDゲート366によって決定される。このとき、またはバッファのデータ出力のいずれかがスイッチ・マトリックスへの転送のために多量化ゲート367、368によって遮られる。バッファが空になったときにバッファからのデータ伝送中にANDゲート369によって発生したEND-BUS-CHIT

信号によって前述の待合が示される。

タグおよびタグフィードからのデータ・ペイトに加えて、ジャンクタ上をバリティビットおよび有効データビットが送られる。このバリティビットはバティ・エンコード3 7 3によって生成させられる。有効データ信号はタグが送られるときににはいつでも、あるいは、バッファが送達中に空でないときに発生させられる。これらの送信状態はインバータ3 7 1、ANDゲート3 7 2およびORゲート3 7 3によって解消される。

次に第1回を示すように、ここには藝術スイッチ・マトリックス3 9 3とその周辺回路が概略図で示してある。図のジャンクタがチャンネル受信側あるいはチャンネル送信側に割り当てられたかどうかを示す信号を起点コード3 8 3、行き先コード3 8 2およびチャット3 8 1が示す。その後、そのとき、ジャンクタの識別番号が割り当てられる。両側のデコードおよびラッテが他のチャンネル送信側および受信側によって使用される。ジャンクタ回路は3 9 3が受信側、行き先コード3 8 2がチャンクタ回路側を通過して指令バルスが送られるときに割り当てられるとき、あるいはドロップされるときにジャンクタを指定するための取扱いラインを包含する。一方のコードはその指令バルスがジャンクタ割り当て動作あるいはジャンクタ・ドロビング動作と混ざり合ふされるといふかどを示す。ジャンクタ初期動作は割り当てられたジャンクタの所で、すべて同時にドロップさせるリセット・ラインも包含する。

ジャンクタを割り当てるかドロップさせるために、指令バルスはラッタ3 9 3、3 8 4を経由してあり、これらのラッタは、それぞれ、割り当てられたジャンクタの識別番号と割り当てノード・ラインのストップド位置を記憶してジャンクタが割り当てられた

のか解説させられたのかを示す出力ビットを発生する。ラッタ3 9 3、3 8 4のそれぞれにはデコード3 8 5、3 8 6が組み込まれてある。各デコードのセレクト入力部はラッタされたジャンクタ回路3 7 2を経由する。各コードはジャンクタが割り当てられたかどうかを示すビットを経由する出力インプル入力部を有する。したがって、デコードの出力部は各ジャンクタへの接続を図るためにセレクタ信号を発生する。ジャンクタ・バスから送られ、受け取られることにならないデータは一組のゲート3 9 7によって吸収される。

第1回からわかるように、单方向ゲートを用いてジャンクタへの、そして、ジャンクタからのデータを多段化しようとしている場合、ゲートの回路構造が複雑でなければならぬ。しかしながら、本発明例では、これが必ずしも実質でないという実験結果を示した。事実、ノードゲートの3つのゲートを用いてジャンクタへの、そして、ジャンクタからの多段化、多段解説の両方を行なうマルチプルゲート・ブレイブ構成が可能となる。

次いで第1回を示すが如く、ここにはジャンクタ・バスにチャネル受信側をインバータ・フェーズ接続するための、全体的にORで示すスイッチ・マトリックスの構成の好ましい回路が示してある。本発明例の一部例によれば、チャンネル・インバータース、ボーダ(第3回で1 2 3、1 2 5)がゲート・デコードの界プロゲラミングを必要とすることなく自身に起動できる。代りに、カーネル・ゲートの端子のスロットがスロット番号を示すうに記された一組の端子コネクタを包含する。したがって、回路板を構成する特定のスロットに挿入したときに、スロット番号がボードに接する一組の入力ラインに接される。ボード選択はANDゲート3 9 3

に組み込まれた出力部を有する一組の通常ORゲート3 9 2によって行われる。こうして、ANDゲート3 9 3がゲート・セレクト信号を発生する。このゲート・セレクト信号はジャンクタ・セレクタ3 9 4の出力部を直接起動するのに用いられる。このジャンクタ・セレクタ3 9 4の出力部はインバータ3 9 5のクロックを使用可能とするために組み込まれた他の出力部を有する。このレジスタ3 9 5はジャンクタ回路バスワースト・セレクタ・ラインからチャンネル番号を受け取る。また、ジャンクタ回路バスから割り当てノード番号を受取る。レジスタ3 9 5の出力はデコード3 9 6の入力部に流れ、このコードは全体的に3 9 7で示すAND多段化ゲートの第1レベルを後回路とする他の出力を発生する。ゲートの第1レベルの出力は全体的に3 9 8で示される。ANDゲートの第2レベルによって組み合われる。ゲート3 9 8の第2レベルはレジスタ3 9 5によってカッタされた割り当てノード番号によって3段階化される。3段階ゲート3 9 7を使用する代わりに、オーバン・コレクタ・ゲートを用いてジャンクタに沿ってワイヤーのノード選択機能を行なうよい。

次に第2回を示すが如く、ここにはチャンネル送信側のためのスイッチ・マトリックス3 9 9が組合せで示してある。ここで明らかなどよう、第1回に示すものと同じ初期状態が初期である。ここで必要とされるのは、ジャンクタ・セレクタ・ラインをチャンネル番号セレクタ・ラインと一緒に切り替えられ、ジャンクタがANDゲート3 9 7の第2レベルの出力部の動作のために3 9 8ゲート3 9 7の第1レベルの入力部に送られるといふことである。この場合、ジャンクタの数が単にチャンネル・インターフェース・ボード上のチャンネルの数に等しいといふことの注目されたい。第1回の構成要項と同じである、第2回で用いられ

る構成要項は別に記載せずしてあるが、既述した構成要項は同じ番号をもつたジャッジ・回路を付けて示してある。

次に第2回を示すが如く、ここにはジャンクタ解説要求およびジャンクタ反転要求を示すチャンネル受信側ロジックの概略図である。ANDゲート4 0 1によって解説されるように、チャンネル受信側が組むジャンクタに割り当てられ、新しいノード・カーネル・ペリオドゲートがドロップする信号を示すうに記された一組の端子コネクタを包含する。したがって、回路板を構成する特定のスロットに挿入したときに、スロット番号がボードに接する。ボード選択はANDゲート3 9 3

をセレクトする。

次に期間内にジャンクタの解説あるいは反転がない場合、それは要求応答タイム1 5 5によって通知される。このタイムはORゲート4 0 7、4 0 8、インバータ4 0 9と並びANDゲート4 0 1によって挿入されるように示すジャンクタ解説要求またはジャンクタ反転要求が開始されたときにはいつもドリシットされる。要求応答タイム1 1 5がタイムアウトし、ジャンクタ解説要求またはジャンクタ反転要求が行われているときにスト

ック・ジャンクタが示される。この状態はANDゲート411によって解消される。スクリタ・ジャンクタの発生時、フリップフロップ412がセットされ、断路プロセッサはスクリタ・ジャンクタ・フラグを送る。このフリップフロップ412はリユースト断路仕様も発生し、これはNANDゲート413を経てフリップフロップ412を停止し、NANDゲート414、415およびインバータ416を経てフリップフロップ412を停止する。

断路プロセッサにスクリタ・ジャンクタの断路番号を知らせるために、ゲート411からのスティック・ジャンクタ信号を容容してロードされるレジスタ417が設けてある。

次に第23回を参照して、ここにはジャンクタ信号をチャンネル送信時に割り当てる際の流れを示すロジックが示してある。このロジックはチャンネル送信チャンクタ断路番号を知らせるために、ゲート411からのスティック・ジャンクタ信号を容容してロードされるレジスタ417と、インバータ420と、ANDゲート423、424をも包含する。

次に第24回を参照して、ここにはチャンネル送信機のロジックを簡略化してある。第2回のスイッチ・マトリクス339からのバイト、バイトは8ビットおよび8ビットコードはそれぞれのレジスタおよびフリップフロップ431、432、433に割り当てる。ラッチャされた有効ゲート信号はNANDゲート434においてチャネル送信チャンクタ割り当て信号と組み合わされて送信開始を知らせる。初期バルスが送信フリップフロップ435およびNANDゲート436によって与えられる。この初期バルスはシフト・レジス437のアリーラ入力部に通じて割り当てられたジャンクタを介して送られるメッセージの開始時に様のデータ・バイトのためのストップ信号を発生させる。チャンネル送信機ロジックのためのリセット信号はインバータ438

およびORゲート439によって与えられ、シグナル・リセットが発生したとき、そして、有効ゲートがチャンネル送信機に割り当られたジャンクタ番号をも受け取れなくになったときにはいつでも送信開始はリセットされる。

割り当てられたジャンクタからのデータ・バイトのバリティはバリティ・エラー・ゲート440によってチェックされる。NANDゲート441はデータが有効であると想定されるときにバリティ・エラーが生じたかどうかをチェックし、エラーが生じたときには、フリップフロップ442がバリティ・エラー・フラグをセットし、これが断路プロセッサに送られる。

メッセージの送信におけるチャンクタ断路番号が実際にチャンネル送信機に割り当てられたチャンクタ断路番号一致し得たときにデータ送信を停止するために、一組の断路ORゲート213、NANDゲート214およびNANDゲート215が成る信号を発生する。このとき、フリップフロップ216がアラートをセッテし、このフラグが断路プロセッサに送られる。

チャンネル送信機が肯定応答を予測すべきかどうかを決定するため、NANDゲート217およびANDゲート218出力がANDゲート219において組み合わされ、ジャンクタからのバイトが正確な肯定応答コードを含んでいるかどうかを示す信号を発生する。チャンネル送信機はそれを確認したチャンネル送信機が肯定応答コードなしに先にメッセージを送ったときには再コードを予測する。シフト・レジスタ・サイクリック・ランプ437は出力マルチプレクタ439を有し、送信機が肯定応答コードを予測するときにこの出力マルチプレクタ439がメッセージのためのストップ信号を送れる。

行き先バイトがチャンネル送信機のチャンネル番号と一緒にしな

いとき送信を停止するために、行き先データコード451が設けてあり、そのレベル出力はNORゲート452においてTRE-BE331ストップ信号でゲート制御され、この行き先バイトをチャンネル送信機の実際のチャンネル番号と比較する。ANDゲート452の出力はフリップフロップ453をセットして行き先エラー・フラグを発生させ、これが断路プロセッサに送られる。

行き先エラーのあった場合、メッセージまたは肯定応答がごく短い部分での送信は問題を抱える。この目的のために、行き先コードがチェックされ終るまで肯定応答またはメッセージの既報部分を一時的に記憶する必要がある。そのためには、バイトを入れ先にメッセージ454が設けてある。このメッセージはバイト内の8ビット部分に1つの5ビット・シリアル・シフト・レジスターを有す。

メッセージ454または肯定応答が既ったジャンクタをきたか、あるいは、誤った行き先を示している場合に送信を停止する信号を記憶させるために、フリップフロップ455がTRE-BE331ストップによってセッテされ、NORゲート456で示されるように、ジャンクタ・エラーまたは行き先エラーのいずれかが発生したときにセッテされる。さらに、送信の開始時刻を知るために、別のフリップフロップ457が起動しており、これはTRE-BE331信号によってセッテされ、PRE-X-M1T信号によってセッテされる。したがって、送信は、常に、PRE-X-M1Tストップの後のシリアルと並行に開始する。このシリアル(CAR-X-M1Tストップで示してある)の間、5.5-16.6MHzのデータを複数回送信される。そのため、一対の多点化ゲート459、460が設けてある。ゲート460はクリップフロップ455、

437の出力を組み合わせるANDゲート461によって使用可能となる。

本発明の重要な特徴によれば、受け入れメッセージは行き先データ送信機に割り当てるフレーム・コン・コード・マリヤ信号には挿入される。しかしながら、この場合、メッセージ454または肯定応答の前の最も近いフレーム・コン・コード・マリヤが存在しない体止状態を示すのが最も多い。さらに、メッセージ454または肯定応答の送信が終了した後、このときまでフレーム・コン・コード・マリヤがある場合にメッセージの後に体止状態を挿入すると思ましい。この体止状態の間、たとえば、データ送信機が肯定応答をメッセージに送ることができる。

このような場合にフレーム・コン・コード・マリヤを抑止するためには、ANDゲート462が設けてあり、これは送信機が使用中止かとから、TRE-BE331ストップ信号が一であるときとから、あるいは、全体的に453で示す添1ダイヤまたは体止的に454で示す添2ダイヤがロード・ロジック信号を発生したときに使用開始とされる。添1ダイヤ453は肯定応答が開始されたときの後5クロック・サイクルにわたってロード・ロジック信号を発生する。添2ダイヤ454はメッセージ・コードまたは肯定応答コードが実際に送られてきたときにその添2クロック・サイクルにわたってロード・ロジック信号を発生する。添1ダイヤ453、454は、各々、3ビット2進法カウント455、456がANDゲート461、462と463、464を構成する。ORゲート465がCAR-X-M1T接続ゲート452の出力に組み合わされゲート455を使用可能とし、マリヤを送信する。ORゲート467がイネーブル信号を多点化ゲート459、460に組み込み、メッセージのヘッダあるいはデータ送信中のいずれかで実質のデータ送信

全可能とする機関を発生させよ。

マンチエスター(Manchester)エンコーダ4747の追加で、到底製造はリニアード・シフト・レジスタ471と並用ORゲート472と共に、この並用ORゲートはシフト・レジスタ471のシリアル・データ出力をシフト・クロックで駆動する。このシフト・クロックは内部ノイズ、クロックの周波数変動の原因を防ぐために動作するオースク、クロック472によって与えられる。内部ノイズ・シフト・クロック281はマヌア・クロックによって駆動されると、ビット2位目をサンプルに使って与えられる。バイト・クロックはカウンタ281のQ。出力側から得られる。並用ORゲート472はシフト・レジスタ471と並んであるべく、カウンタ281の出力Q₀、Q₁、Q₂はANDゲート473によって組み合わされる。フローランジトローラルガルバのときとマニセラージたは音量を監視が流れでないときにマニセラージ音を抑止するために、ORゲート473の出力はゲートゲイド回路としてANDゲート474に送られ、このANDゲート474が専用ロジゲート475の出力をゲート相補する。

次に第2回を総括して、ここにはチャネル・インターフェース、ボードからの要求に応答する中央スイッチ・ロジックが概念図で示してある。このロジックは、第7、8、9回に而論して上述したように、それぞれの基準優先リング、ボード・アビット・レイクルムの使い優先度の要求権限と高い優先度の要求権限を受け取る。

処理すべきリクエストを受け取るために、中央スイッチ、セレクタは入力レジ斯特リを1を含むする。この入力レジ斯特リ1は高い優先順位の要求が存在する場合に高い優先順位の要求情報を受け取るが、さもなければ、通常の低い優先順位の要求情報を

この取り込み入力がキーを主張している場合を除いて、新しい要求が入力レスポンスをストップされたとき、ワイルドカード、シフト、カタカナ3種類のカウントを開始する。このシフト、シフト、カタカナは複数回キーP、P'、P''を複数入力すると、その回数の出力は合計値でカウントされる。また、この組合せをモロジックには、ボタンP後押順位、デコード#8から階層に伴うされた階層号を返される。これらの場合は、セレクタス、ディレクタ、タイマー、要求(5コード)、送信ス、要求(4コード)、ヨロヅ、ア、シャンクタ、要求(3コード)、ルーミ、メッセージ、要求(2コード)、チャーリー、メッセージ、要求(1コード)、データス、キー、ダイヤル、要求(5コード)を示す場合がある。

入力レジスト(491内)に保存された割り込み信号の値はイニシアル化モード(ゼロモード)を除く、このイニシアル化信号は金型的に48000Hzで駆動する方波ゲートタイミング回路を通じて駆動周波数48000Hzでモロッカ状態でモリリ33内に多重化する。

サイクル・シフト・カランク486をP0、P1から選択する。カランクを行へ、実現的には、多くの歩程連絡の構成の1つであり、リクエストの結果が得たことを示す。結果表示の詳細は00000000Hである。

ン（DE）によってゲート制御される。

サービス・ジャングル・タイプは、ゲート5.1を5つ持つだけではなく、入力部を有する審査から明らかに、裏面優先発音を有す。裏面優先データへのへの入力が確実に得てためのANDゲートを構成する。結果は(RM)要求およびジャングル構成(RJ)である。RM)要求は、Q1入力によって使用可能とされる審査から明らかに、高い優先発音部を有する。このQ1は、入口はサービス・ジャングル・タイプ、要求を発生しているゲート5.1をもつていて他のANDゲートのすべてを使用禁止とする。ルート・メッセージ(RM)要求およびルート・メッセージ(RM)要求は常に低い優先発音部を有する。これはサービス・キュー・タイプ(5Q5)のためのANDゲート5.1の他のを使用禁止にする。入力によって使用可能とされるという審査から明らかであろう。サービス・キュー・タイプ要求(5Q5)は最も高い優先発音部を有する。これは、他のキューとくらうの審査の要求の順位で使用禁止とするからである。低い優先発音部の審査はインバータ5.1を使用してサービス・キュー・タイプ・要求を阻止する。低い優先発音部の審査および要求はインバータ5.1を使用して低い優先発音部の審査およびサービス・キュー・タイプ・要求を阻止する。サービス・ジャングル・タイプ要求はインバータ5.1を使用してすべての他の審査を抑制する。インバータ5.2は高層の優先発音部を抑制する。各ルートにおいて5つ異なる優先発音部の審査が選択を行なう。

次に第2～5回を参照して、この図は全体的に5.0.7で示す物理接続用のロジックの構成図である。ORゲート2～4は、1.0.1.1回に開通して該経路のように、特定のソースおよびターゲットが少なくとも1つの伝送スター・キャップラ内に含まれてい

号を受け取る。NORゲート503の出力はサイクリック・シフト・カランクを初期段階でリセットさせ、入力レジ斯特ラ91の時刻判別用を可能とさせて入力レジ斯特ラが新しいリセットを受け取るようになる。さらに、入力レジ斯特ラ501はリセットボタンを押すと入力レジ斯特ラにストップされなくなる場合に新しいリセットを受け取れるようになる。これらの状態はNORゲート503、ORゲート503によって階級される。NORゲート503は2か所ある。

高い优先順位の要求をさせた50Sを用いる。Rゲート50SとRゲート50Sは、高い优先順位の要求が処理されつつあるときにO.Rゲート50Sからのは号を譲るようになっている。Rゲート50SとRゲート50Sは、低い优先順位の要求が処理されつつあるときにO.Rゲート50Sの出力方を譲るようになっている。优先順位の要求のための競合応答信号が発生される。

組合せセログック4をもとに開拓する力を測定するスタイル・トリセグ5.9をための人力を決定する。さらに、組合せセログック4をもとに開拓する力を測定する。中央ロットは中央セロット積荷セリフ15を読み出し。中央ロット状況セリフにより読み込むことができ。ここには、特許、マッジー要求をキルマー上に置く動作とマッジー要求をキルマー上に置く動作を組み合わせる。マッジー要求が起きられるかどうかを測定する。組合せセログックは組合せセログックを決定する。組合せセログックは組合せセログックを決定する。

る特殊なロジック 507 を包含する。
次に第 25 図を参照して、ここには要求、優先順位デュード
498 が概略図で示してある。要求はそれぞれの AHD ディテ
511、512、513、514、515、516 によって免
除される。これらのビットは、すべて、出力タイマープル、ラ

許容規格指定期間内にロジック 5 4 7 は中央スイッチ、ロジックの P 0 シグナル中に接続可能とされ、P 0 ゲート 5 4 6 に接続するようルート、マッキング。リタクスエスト及びキュート、マッキングサービス、リタクスエストの両方について接続可能とされる。P 0 ゲート 5 4 6 がルート、マッキング接続であるのはキュート、マッキング指定期間を延長させるために必要な一時状態を延長する。不可接続規格に接続する場合は、マッキング接続が停止したときに。

チゲがセットされて不釣可種を指定するアロマ¹⁴に知らせる。次に第3回図を閲覧して、ここには高い優先級投票要求のための組合せセレクタ¹⁵が示してある。ANDゲート¹⁶とS1によって選択されるような逆バス、次第の第1章タイトルで、ソースに現在起り当てられているジャンチャクがソース、テーブル（第6回の150）から読み出される。ジャンチャク選択用信号がジャンチャク・レジスタにストップされれる。ソース、テーブルへこのエンティティがクリアされると、それはソースからのジャンチャクの既存の解消を示す。また、ジャンチャク開き当ては行き先テーブル（第6回の150）からもクリアされる。また、ジャンチャク・テーブル（第6回の170）への対応するエンティティもクリアされる。さらに、ジャンチャク開きバスへ指向が流れでソース受信地および行き先操作からジャンチャクを解消せれる。

パスワードのための第2次送信サイクルはAND-GATE #522によって解消される。ジャンクタ、レジストに保存されたジャンクタ送信番号は、ジャンクタ、テーブル（第5回の1.6）に記入込まれる。同時に、このジャンクタ送信番号は各チャーブル（第5回の1.6）にも書き込まれる形に、その別り書きされた所が既に記入されている。ソース送信機は一機のジャンクタ、テーブル（第5回の1.7）に書き込まれる。また、仮想セイフがジャンクタ、パスワード送信機によってのジャンクタを行き送信機とソース送信機に割り当て、そして、それを受けたジャンクタのためのジャンクタ、タグがタグに記入される。さらに、短延待が通過される。

サービス、ジャンクタ、タグ、要求の第1サイクルで、清除了したジャンクタ、タグについてのソースおよび行き先データ #323に応答して得られる。データ #324、#325に応答して、サービス、ジャンクタ、タグまたはドロップ、ジャンクタ要求の第1施設をタグして、データ #326のタグによって送り返す。タグはタグ #327、セインタ、テーブル（第5回の1.7）、172、173から得られる。この場合、ソース、セイントセキ信号（SRC）がタグ #326によって与えられ、このときに、行き先ルーティング番号（DST #）はインシータ #327によって記入される。ここで、通常は、キューブ、ボーリング、ソキニが行き先チャネル番号によってDST #を指定することに注目されたい。

インバータ 5 2 8 およびゲート 5 2 9 は、ジャンクタが動作当りで開くことをソース・テーブル（第 5 図の 15 8）が示したならば無効を待たせます。まもなければ、ゲート 5 3 0 およびインバータ 5 3 1 がソース・キューが空でないときに無効を維持するようになります。特に、ソース・キューが空であるかどうかを決定するために、キューのヘッドに対するポインタ（第 5 図のテーブル

173の出力部)がキーのティルに接するボインタ(第1回図チャートル173の出力部)と比較される。もししゃべりに付するボインタがティルに接するボインタと等しいならば、そのときにはキーは空でない。この場合、ソース・チャンネル基団のためのキー・タイマーはリセットされてから開始され、フロー・コンテナ・ローラー・オーフ四角がキーのヘッドで示されるチャンネル基団が送達時に活用される。

ゲート5.2.2によって解説されるように、サービス・ジャングルタ要求またはジャングル接触に対する承認を既定スタイルで、サービス・チャレンジル要求を除くならジャングルが割り当てられる場合には処理は終了する。きもなければ、ゲート5.3.4によって解説されるように、ジャングル状況テーブルが割り当てたジャングルについて読み出され、ジャングル情報を含むレジストアにスルトロップされる。

ゲート5を5回以上で終了されると、さらにゲート6。ジャングルタイマ又はジャングルタイマ削除要請の時は修理サイドルーム、削除されたジャングルタイマが不動である場合は修理が終了し、修理サービスラグがセッティングされる。この際修理部品インバーティング553又おおきなNGDモード1-5回によって解決される。もなれば、ゲート5と6によって決定されるように、ジャングルタイマを削除してビットゲートソース受信機状況マーク。行き先修理機器マークアブルにおいてクリアされ、ジャングルタイマ削除がジャングルタイマ削除マークからクリアされ。それぞのジャングルタイマがセッティングされてもソース受信機と行き先修理機器からジャングルタイマの接続を解消させ、修理が終了される。さらに、インバータ5と5よりおよび1-5回によって終了されるように、行き先メッセージ一キュー

になんらかのリクエストがある場合、その実先キューに対するキュー、タイムが強制され、キューのヘッドに添されるチャンネル送信側にアロー・コントロール・オブジェクトが送られる。

ルート・ノーセージ先生はキュー・ノーセージの娘の第2代理アイケルです。OR-Gデータ5-56がアピアルズ・ジャックタグがないかどうか、ノーセージェーはアピアルズで迷走はつづくかどうか、行き先迷路は既にジャックタグに割り当てられているかどうか、奥浜、奥浜迷路はキヤキタを検出しているかどうかを皮肉する。もしもその通りであり、そして、ソース・テンションがまだ行き先ルートのFになるならば、ゲート5-57を行き先ルートのキュー・ジャックを再発動し、結果は処理する。さもなくば、インバータ5-58をおよばれて5-53によって解消されるように、キュー・エンシリ・テーブルがソースがまだ先キュー上にあるということを示しておる場合、フロー・コントロール・オブジェクトがソース登録が送られ、過程は修正する。さもなくば、インバータ5-58

によって示されるようにソースが行き先キー上に止まつなくなる場合、それ故に、インバータ5と1およびゲート5と2によって解消されるよう、ジャンクタが行き先キーが到達する所で止まられるかあるいはキーが到達しない場合、ゲート5と6はソース・チャンクル番号を行き先キー上に戻す。さらに、キー、ボイントが更新され、エンタリがキュー、エントリ、テーブルに送られてソース・チャンクル番号が行き先キー上にあることを示す。また、フロー・コントロール・オン命令がソース・チャンクル受信側に送られ、処理は終了する。

あらざれば、ゲート5と6とおよびインバータ5と6がジャンクタが行き先受信側に到達する所で停止しておらず、行き先キーが空であることを示す場合は、ゲート5と6がソース番号を行き先キー上に戻す。さらに、キー、ボイントが更新され、キュー、エントリ、テーブルは行き先キー上にソース番号を置くのに従ってセッティングされる。また、行き先キーのためのタイマが活動され、期限は切れる。

次に第21回を参照して、ここにはメッセージの送信履歴を行つたための内蔵スイッチと送信側セッティングが示してある。メッセージ・ゲート5と6とが定義されたための第2回の図を示す。行き先受信側がキャリヤを示しておらず、行き先の送信がジャンクタに到達してからでなく、ジャンクタがアイドルである場合に接続指定が行われる。これらの状況はインバータ5と7と6と7およびゲート5と6によって解消される。さらに、ゲート5と7と4によってさらに解消されるようにもしソース・チャンクルが行き先キー上にあるならば、キー、ボイントを更新し、キュー、エントリ、テーブルをクリアすることによってソース番号が行き先キーから取り除かれる。また、行き先に到達するキー・タイマがクリアされる。

とは言えられない。

このコンピュータ構造接続カッブアは、たとえ多数のスター・カッブアがある場合でも動作するようプログラムすることができます。また、中央クロック状況モードを高めドライモードなどだけでも適切な同期を行ふことなくスター・カッブアに接続する複数を実現することができる。また、これら低速スター・カッブアの速度はコンピュータ接続接続カッブアの低速スター・カッブア定義を実現することによって所定のカッブアの各々で首尾一貫して動作することができる。

初期優先接続手順を使用して、また、バッファーレンからチャネル、インターフェース、ポートへスロット番号を送ることによって、コンピュータ構造接続カッブアは付加的なポートを追加するだけで増分接続できる。カッブアは最初接続したコンピュータ後方に接続して新しいアタスを接続するためにはプロトコルをシングルする必要はない。このような接続後接続手順を実現するためのカッブアおよび接続接続は接続接続によってカッブアを分割し、複数されることによってかなり複雑化される。

このコンピュータ構造接続カッブアは接続プロセッサによってモニタされ、不正接続を示すメッセージのタイプ、フレームがあるので、誤りは肯定の認別時に正確に示される。初期時のシステムの状況がポート上の不正接続モードに記憶され、後でプロセッサを認識することができると共に、ポート内の記憶がポートを再び使用することによってモニタされる。

このコンピュータ構造接続カッブアは接続プロセッサによってモニタされ、不正接続を示すメッセージのタイプ、フレームがあるので、誤りは肯定の認別時に正確に示される。初期時のシステムの状況がポート上の不正接続モードに記憶され、後でプロセッサを認識することによってモニタされる。

される。

次に第22回を参照して、ここには決したタイマを有するキー・タイマを解消するための中央スイッチ、ロジック内の組合せセッティングが概念図で示してある。第1サイクルで、ゲート5と7で解消されるよう、行き先キー、タイマの既到着番号が復位される。また、第2サイクルに相当するキーのヘッドをこちらでのエンタリがキュー、ボイントを更新し、キュー、エントリ、テーブルをクリアすることによって取り除かれる。まことに、キー、タイマがクリアされる。

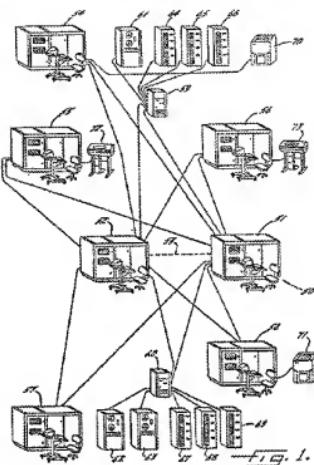
サービス、キー、タイマ、リクエストの処理は、ゲート582によって解消されるように、第2サイクルで実行する。付加的なゲート5と6がキューが空でないかどうかを決定し、もし空ならば、フロー・コントロール・オフ指紋が図るタインネル番号を有するチャンクル接続指紋に記憶される。このチャンクル番号は該当するキー、タイマの番号に相当する行き先キーの新しいヘッドのみに記憶される。また、落丁キュー、タイマはリセットされから活動される。これは中央スイッチ、ロジックの記述を実行させる。

以上、チャンクル送信側は既とチャンクル受信側を組みのジャンクタのうちの既と待機のジャンクタに切り換わるかしたがコンピュータ接続接続カッブアについて説明してきた。多数のジャンクタを利用できるので、カッブアの接続性および接続解消はかなり複雑である。メッセージの送信路を指定しながらバッファ内にメッセージの初期部分を保持することによって、このカッブアは一時の現在のコンピュータ接続器を後使用することができる。このコンピュータ接続接続カッブアは、そこを通過してやや大きくなつた途は速度を生じさせることを除いて、そこを通過するメッセージを実現する

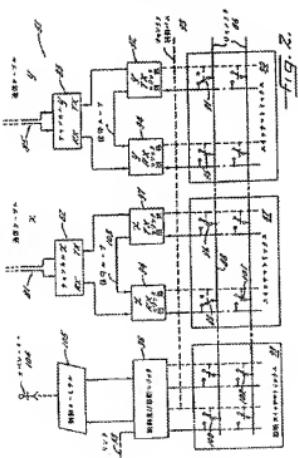
入力メッセージを保持を置いてフロー・コントロール、キーナに挿入し、退のメッセージを定義等プロトコルを使用して挿入メッセージを插入することによってフロー・コントロールはより効率よく行われる。挿入メッセージの認証番号およびその肯定応答の後、フロー・コントロールは最初のメッセージを既定の既と更新することなく接続できる。このようないまメッセージ認証のキュー・インゲン、サービス・インゲン、データ接続装置がフロー・コントロールがオフになつた後に正常な期間内にこれららのメッセージを再送信しない場合に予約したチャンクルを解消するキー・タイマを使用して正常な接続性をもつてなされる。メッセージ接続指定、キュー・インゲンおよびフロー・コントロールの全局的なスキームは既と接続カッブアが同じ優先レベルでまとめてなされる多レベル優先手順を使用してサービス要求を実行する中央ロジックを起動することによって一層効率の良いものとなる。

付録
チャンネル選択ロジック用論理式
(2.2 5b FIG.2)

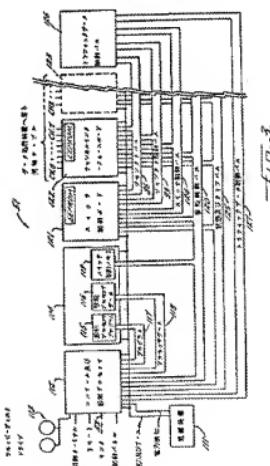
CSI: OUTPUT = [add 1, which modulo-8 arithmetic, to each number in the above equation]

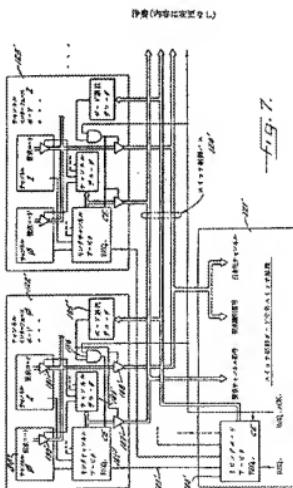
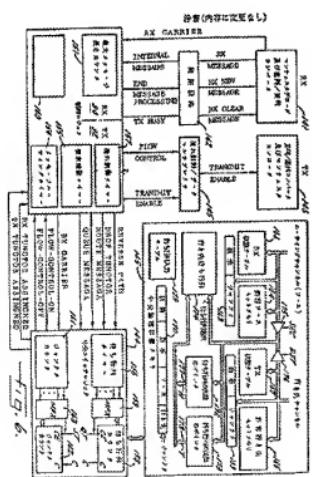
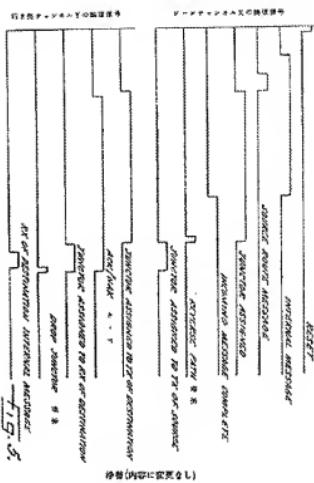
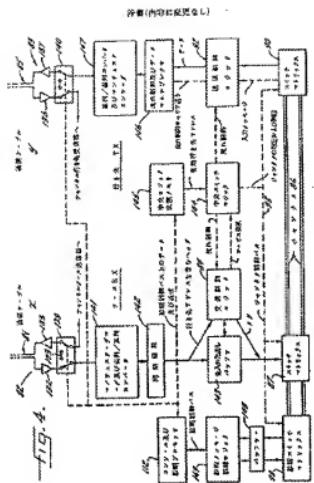


治疗(收缩压)与需要量(%)

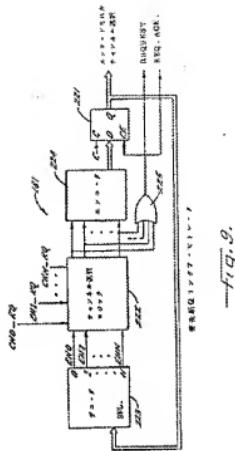
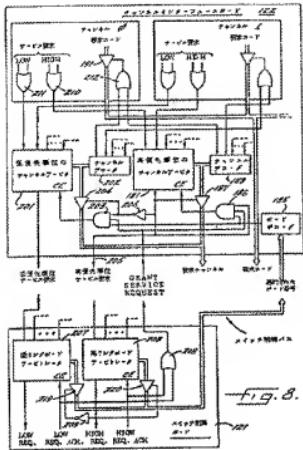


静電(内部に高電圧なし)

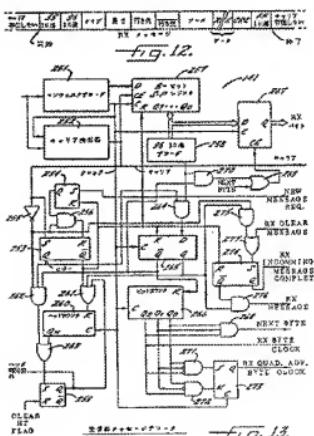
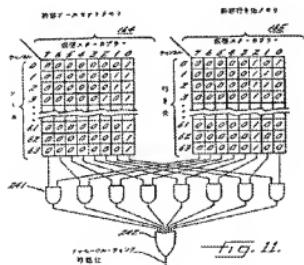
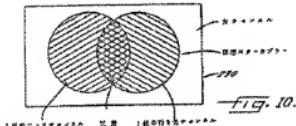




待參的寄二重更名



（内字に変更なし）



◎ 你覺得改善的需要是？

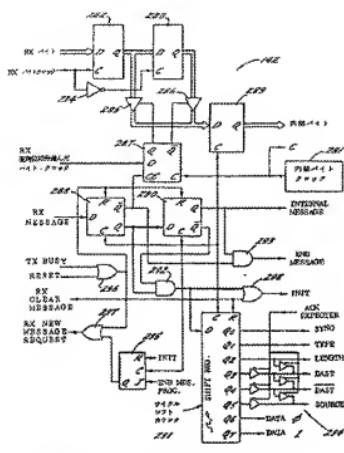
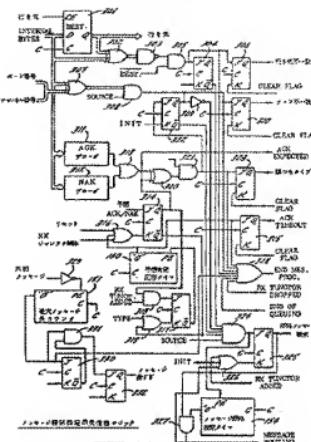


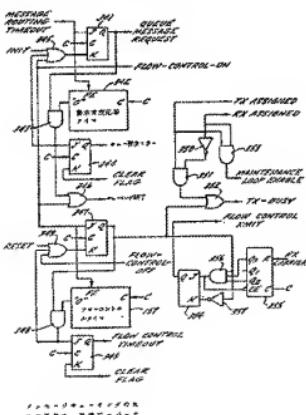
FIG. 14.

論理的立場と実質的立場



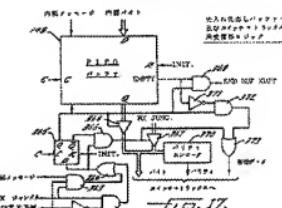
—FIG. 15.

论著(含教材及译著)

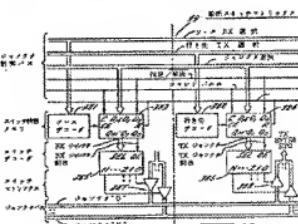


—F, Q. 16.

経費(内容に変更なし)



—FIG. 17



—fig. 18

静密(内部に変更なし)

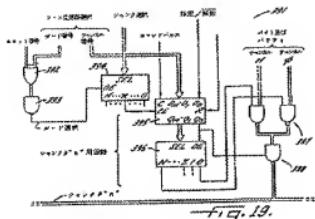
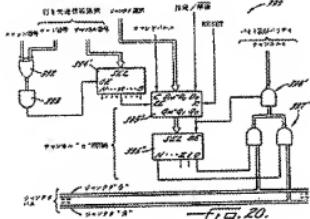


Fig. 19.



—FIG. 20

静音の内部構造をもと

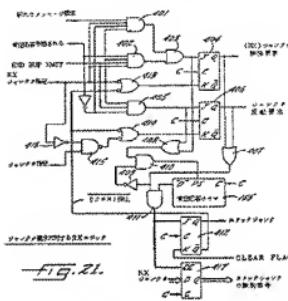
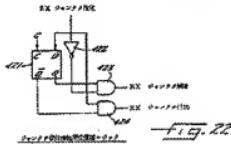
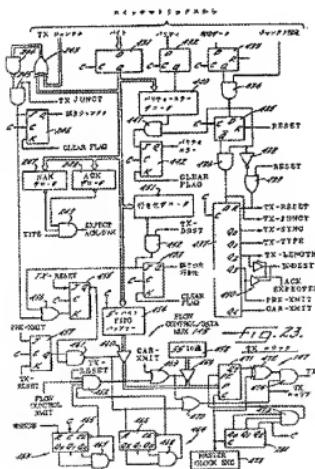


FIG. 21



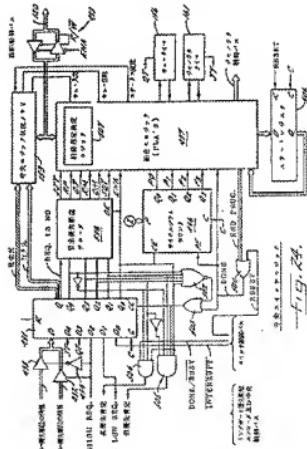
—Fig. 22.

特許(内容に変更なし)



148

詳細(内容に変更なし)



卷之三

詩五(次第に文更各し)

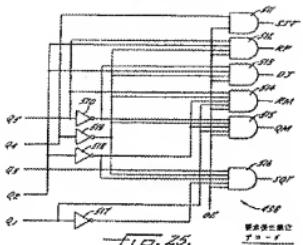


Fig. 25.

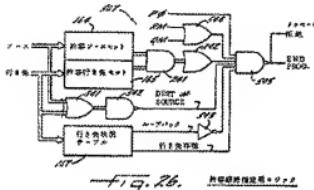
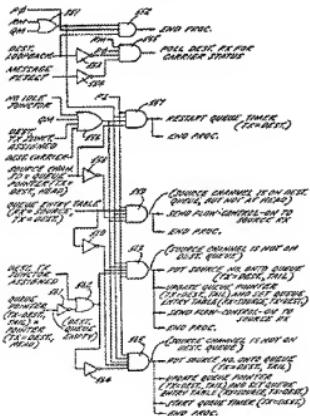


FIG. 2.

新書（文部省圖書監視）

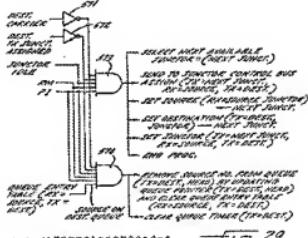


2022-2023 学年高二物理月考试卷

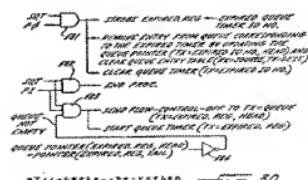
—FIG. 28.



检测(检测报告见附录1-3)



ANSWER: $\sqrt{15}$ 29



清下タケトを抱きしめまくす。ビズキもまたの
空虚感をうなづく。

FIG. 30.

机 械 工 程 (下册)

2.3.22

新嘉坡長富 寶用文獻館

上記件の添添 PCT/E588/03576

2. 発明の名称 データ処理装置クラスターに使用する
コンピュータ相互結合カブ

3. 携正をする者

名 称 ディジタル イタイブメント
コーポレーション

4. 代 理 人
住 所 東京都千代田区丸の内3丁目3番1号
電話(代) 211-6761
姓 名 (3393) 井 理 士 中 村

5. 検証金の回付 延成2年3月27日

6. 精正の対象	図面書、諸文の英訳および特許図面(Fig. 2-30)の翻訳文
7. 精正の内容	原紙のとおり

Form number and name of report	Prepared by	Form date (month/year)	Periodic date
EF-A- 0108326	15-09-02	AB-A- AB-A- AB-A- CA-A- CA-A- DE-A- DE-A-	09-09-02 09-09-02 09-09-02 09-09-02 09-09-02 09-09-02 09-09-02
EF-A- 0110559	13-05-04	AB-A- AB-A- AB-A- CA-A- CA-A- DE-A- DE-A-	09-11-04 09-11-04 09-11-04 09-11-04 09-11-04 09-11-04 09-11-04
EF-A- 0128573	21-13-04	AB-A- AB-A- CA-A-	15-11-04 15-11-04 14-11-04

第1頁の続き

⑥Int. CL.¹ 請願記号 序内整理番号
G 06 F 15/16 4 0 0 K 6745-5B

⑦発明者 ヘンリー バリー エイ	アメリカ合衆国 ニューハンプシャー州 03303 ベナクツク ワ シントン ストリート 84
⑦発明者 カクブー チャールズ イー	アメリカ合衆国 マサチューセッツ州 01570 グッドリー シヨ ーフィールド アベニユー 78
⑦発明者 ミルズ ミルトン ザイー	アメリカ合衆国 マサチューセッツ州 02121-1410 ポストン アボツフード ストリート 22
⑦発明者 カーン ロナルド シー	アメリカ合衆国 マサチューセッツ州 02054 ミルズ リッジ ストリート 53
⑦発明者 メツフ ドナルド アール	アメリカ合衆国 マサチューセッツ州 01430 アワシュバーナム コリー ヒル ロード 48
⑦発明者 ザゲイム スティーヴン ビー	アメリカ合衆国 マサチューセッツ州 01505 ポイルストン ク ロス ストリート 100
⑦発明者 カーク ロバート シー	アメリカ合衆国 マサチューセッツ州 01505 ポイルストン マ イル ヒル ロード 342